

参考文献:LD7711 应用手册及 IC 规格书

## 1. 通嘉 PD3.1 新型即时谐振电流调变之不对称半桥返驰转换器控制器背景说明

随着 USB Power Delivery (PD) 3.1 规范将功率输出上限提升至 240W，AC/DC 电源转换技术的核心发展已聚焦于实现宽输出电压范围、高功率密度与异质系统间的电源互操作性。在电路设计层面，该类高功率平台需具备极高的控制弹性，以同时支持定电流 (CC) 与定电压 (CV) 两种输出模式，并确保在宽电压操作区间下维持高转换效率与低待机功耗。针对功率组件选型，系统设计必须兼顾高电压应力下的可靠度，尤其在面对频繁插拔、电源瞬断或系统保护后的快速重启情境时，必须透过精确的控制算法抑制启动突波，以强化功率组件的应力控制与瞬态响应表现。因此，研发一套整合宽范围电压调整、精准 CC/CV 逻辑切换与高动态可靠度的电源控制架构，已成为当前提升电源转换效率与拓扑通用性的关键技术挑战。

在传统半桥启动过程中，通常会先导通下桥开关 (LSW)，藉此透过自举电路 (Bootstrap Circuit) 对 HVCC 进行预充电。然而，在执行高输出电压下的快速交流开关循环 (AC on/off cycling) 时，由于关断时间极短，谐振电容可能保有显著的残余电压。当下桥开关导通以进行预充电时，该能量会经由变压器的漏感 (Lk) 与激磁电感 (Lm) 耦合，在初级与次级路径中产生快速上升的负向启动电流，在非对称半桥返驰式转换器设计实务中，为求转换效率最大化，设计上通常会极小化 CR - Lk - Lm 回路的谐振阻抗，但这会进一步提高快速开关机下的谐振槽 di/dt，并加剧电流尖峰，导致极大的负向启动电流在短时间内流经下桥开关与次级整流器(如图 1 与图 2 所示)，增加组件过应力风险并降低自举电路的可靠性。

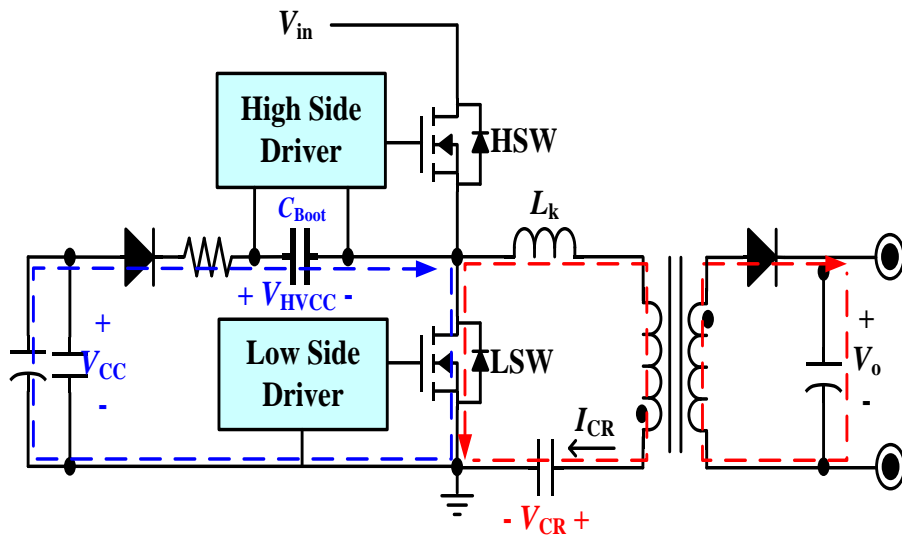


图 1 AHB Flyback 快速重启下的谐振电流

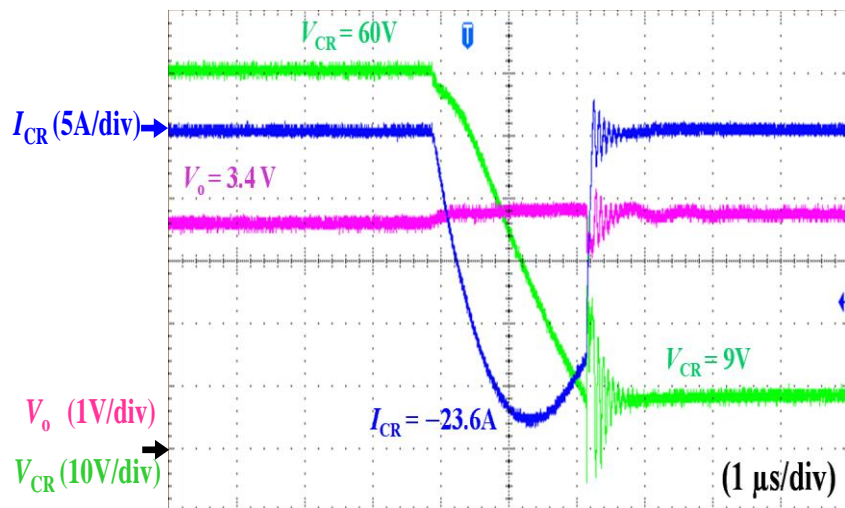


图 2 AHB Flyback 快速重启下的谐振电流关键波形

为了缓解残余电压的问题，传统做法如图 3 所示，即在谐振电容 CR 两端并联一个泄放电阻，藉此在下一次启动前降低残余电压。然而此方法在快速重启（Fast Restart）以及轻载期间却存在显著的缺点：

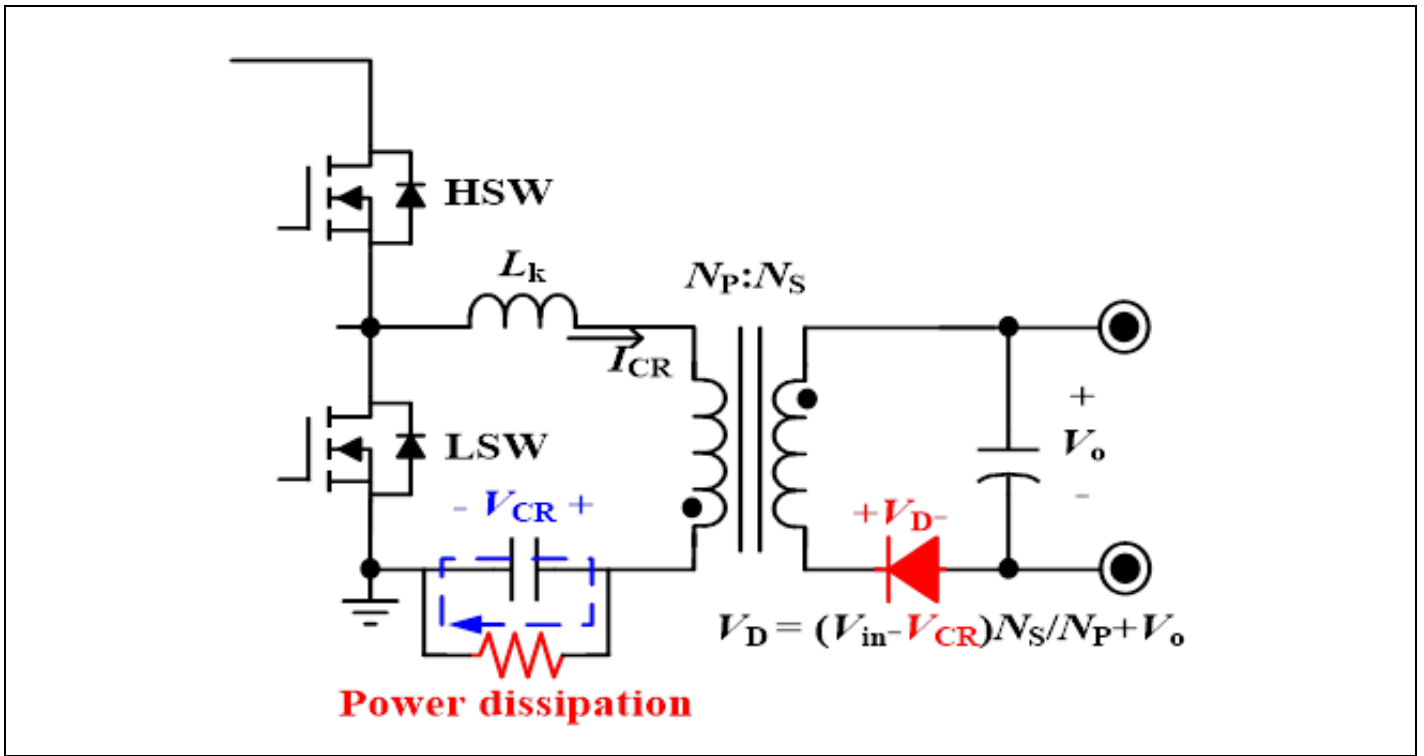


图 3 AHB Flyback 谐振电容并联泄放电阻

- 1) 快速重启下的放电不完全:在输出短路后的启动,或是在「关断后立即重启」的序列中,系统关机的时间(Off time)往往过短,泄放电阻无法及时移除谐振电容 CR 上的能量,导致负向启动电流依然存在,无法有效根除问题。
- 2) 在系统处于轻载、无载或是极低功耗的操作模式下,并联泄放电阻将不可避免地对二次侧组件产生影响,导致其所承受的电压应力表现出明显的抬升。当转换器在面对动态负载剧烈变化的瞬态过渡过程中,谐振回路内部的动态平衡机制往往无法在该时段内发挥其预期的补偿与调节功能。在此条件下,泄放电阻与谐振电容之间持续进行能量的释放,进而导致谐振电容上的电压参考位准偏离了稳态设计值,持续放电造成谐振电容电压下降。这种电压基准的变动,会改变转换器在动态过程的电压应力特性,使得二次侧整流器两端的瞬时电压应力出现非预期性的升高(相关波形变化如图 4 所示)。最终将会对系统设计初期所预留的各项设计余裕量造成压缩,并对整体的可靠度评估产生潜在影响。

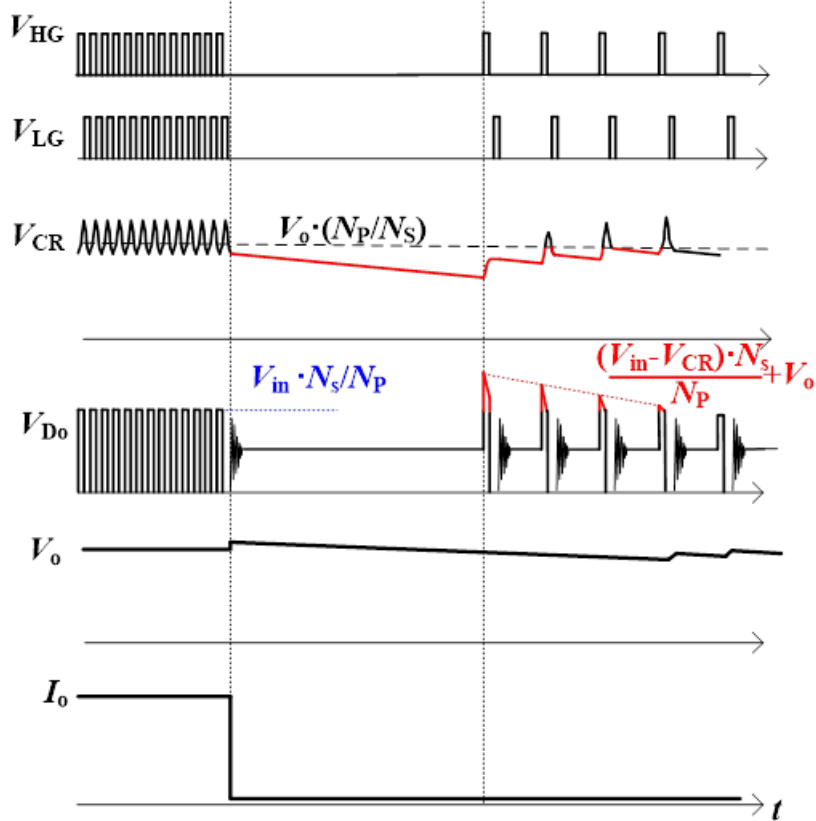


图 4 动态负载下之二次侧组件应力关键波形

3) 额外待机功耗:在输出电压涵盖 5V 至 48V 的应用中,必须同时兼顾 PFC 输出电压与二次侧同步整流器(SR)的应力。以典型的变压器匝数比  $N=N_P:N_S$  在 3 到 4 之间为例(此处以  $N=3$  为例),谐振电容的平均电压跨度高达 15V 至 144V。在这种情况下,若使用一个  $1M\Omega$  的泄放电阻,在上述电压范围内会引入至少 20.7 mW 的额外待机功耗。这直接违背了日益严苛的无载功耗标准。

针对上述不对称半桥转换器的动态可靠度与待机功耗核心问题,通嘉科技(Leadtrend Tech. Corp.)推出具低负启动电流与即时谐振电流调变控制,应用于非对称半桥反驰式转换器架构的 LD7711 控制器,此技术除可对应 NB/USB PD 等高功率快插拔场景外,亦能因应智慧照明频繁开关与电动脚踏车充电器插拔/瞬断后重启等使用型态,降低突波造成的组件应力与可靠度风险。此技术为系统带来以下四项显著改善:

1. 透过闭环谐振电流侦测主动限制启动负电流,使转换器可根据谐振电流自适应

地控制高侧驱动电路之预充电行为。

2. 于高侧预充电程序中导入低侧开关导通时间调变机制，平衡高侧驱动的可靠性与开机突波电流的限制。
3. 此控制法可取代传统泄放电阻，在减少组件数量的同时，有效降低空载待机功耗并提升系统稳定性，对照明电源长时间待机/待命及充电器插拔场景尤具效益。
4. 藉由精准抑制谐振电流突波，避免氮化镓（GaN）功率组件因安全余量而产生的过度设计，并有助于在 NB/PD、照明与充电器等不同产品线中建立更一致的组件平台与可靠度设计逻辑。以上创新技术的应用，有助于提升不对称半桥返驰式电能转换器方案的可靠性与效率，并扩大其在多种 CC/CV 应用场景的导入范围。

以上创新技术的应用，有助于提升不对称半桥返驰式电能转换器方案的可靠性与效率，并扩大其在多种 CC/CV 应用场景的导入范围。通嘉不对称半桥反驰式转换器控制器方案如表 2:

Name	LD7711
Package	<p>SOP-16</p>
Topology	Asymmetrical Half-Bridge Flyback
Soft-switch	Zero Voltage Switch
UVLO ON/OFF	22V/10.5V
VCC Level Control	Yes
$V_{CS\_MAX}$	0.8V
Maximum Frequency	300kHz
Minimum Frequency	30kHz
Grouped PWM	Yes
PFC Output Control	Yes
Boost Regulation	No
H/L Side Driving	Yes
表 2. 通嘉不对称半桥反驰式(AHB Flyback)转换器控制器方案	

图 5 PWM:LD7711+PFC:LD7593DC+SR:LD8529U+PD:LD6618

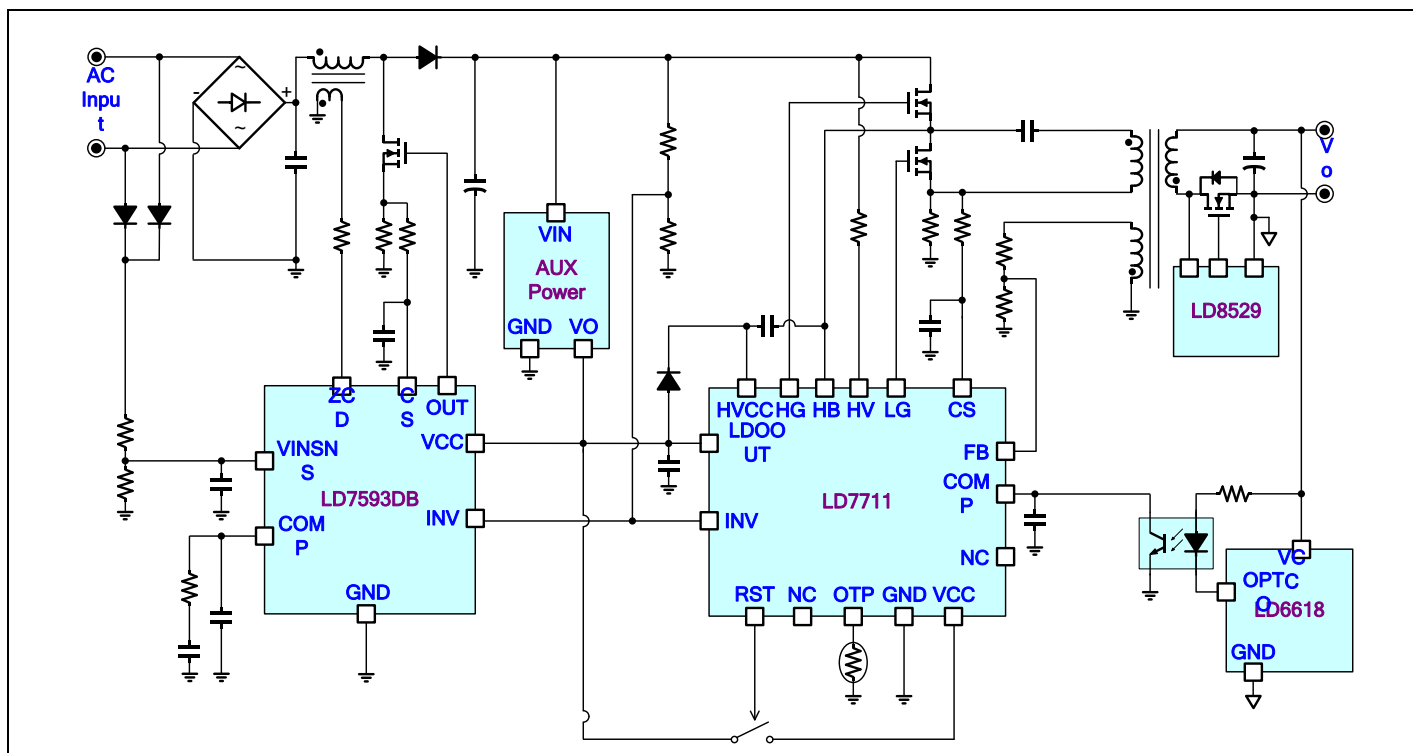


图 5. 通嘉 USB PD 3.1 快充整套方案

PWM: LD7711+PFC:LD7593DB+SR:LD8529U+PD:LD6617/8

## 2. 通嘉不对称半桥反驰式 (AHB Flyback) 转换技术特点说明

1. 具启动负谐振电流抑制功能之预充电控制
2. 根据不同的应用需求，数字可配置设定参数与功能，以适应各类系统需求。
3. 具 700V 高压启动电路 (HV start-up) 及 X-CAP discharge 放电功能。
4. 内建高低侧开关驱动电路
5. HG/LG ZVS 零电压切换侦测技术，提升开关效率并降低损耗。
6. 具 PFCV<sub>o</sub> 欠压保护，以优化系统效率。
7. 内建开关控制 VCC 供电复位，满足保护自动清除需求
8. 保护模式：自动重新启动/锁定：VCC/FB OVP、OCP、OLP、OTP  
自动重启：内部 OTP

LD7711 电路功能说明如图 6 及 IC Pin 脚功能应用说明如表 3

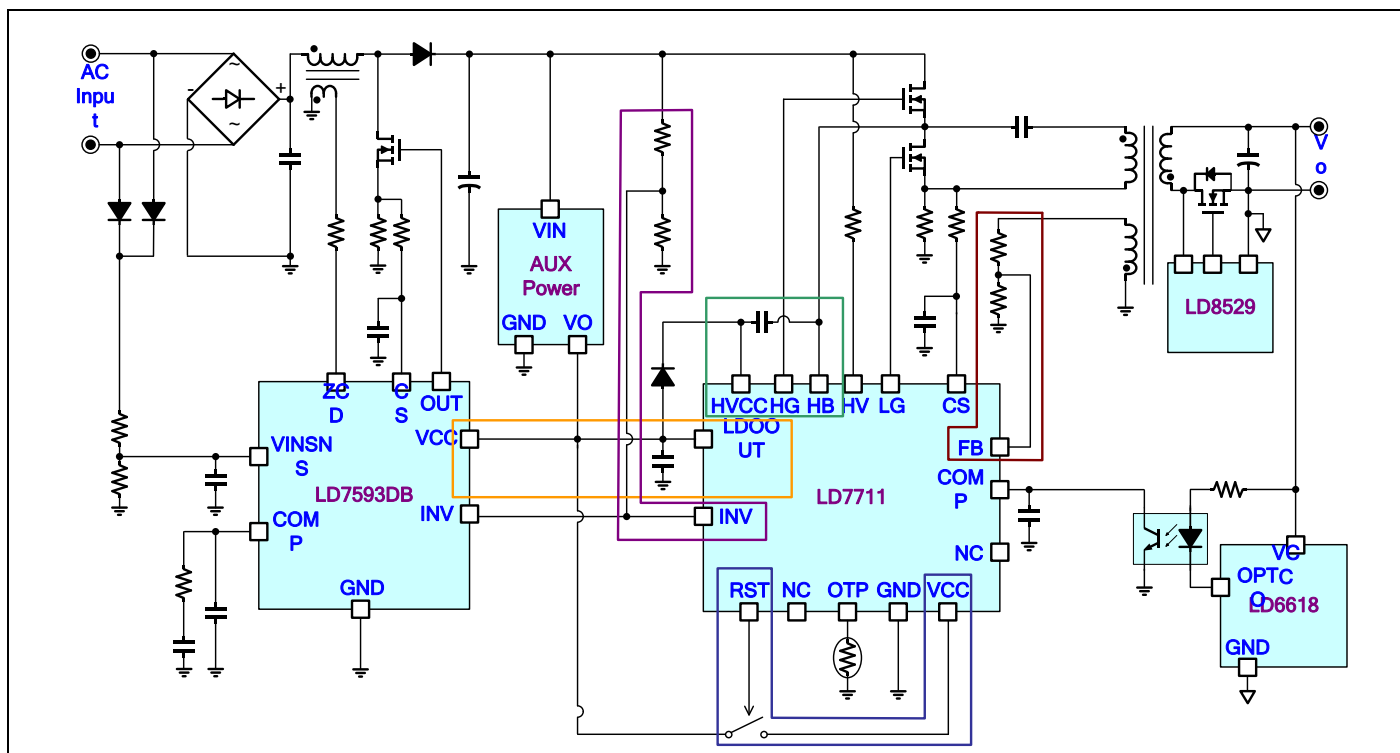


图 6 LD7711 电路功能说明

Pin	NAME	应用说明
1	HG	高侧开关栅极驱动讯号
2	HVCC	高侧栅极驱动电路的供电 VHVCC_ON=8.5V, VHVCC_OFF=7.5V
3	HB	高端栅极驱动浮动地
4	NC	Unconnected pin.
5	COMP	输出反馈引脚，与二次侧光耦合器连接进行系统回授控制
6	FB	辅助绕组电压侦测、输出电压保护(OVP)、准谐振(QR)侦测与ZVS自动追踪控制
7	CS	电流侦测 OCP，输出轻重载侦测
8	OTP	外部关断保护
9	INV	此引脚连接到 Bulk Cap 与 GND 之间的电阻分压器点，VBulk 电压侦测/欠压保护
10	RST	VCC 复位控制引脚
11	LD00UT	低压降调节器输出，用于外部驱动器和 PFC 控制器供电
12	VCC	VCC_ON=22V, VCC_OFF=10.1V, Holding mode=10.5V, OVP=40.5V
13	GND	Ground
14	LG	低侧开关栅极驱动讯号
15	NC	Unconnected pin.

16	HV	HV 启动、 X-Cap 放电
----	----	-----------------

表 3. LD7711 Pin 脚功能应用说明

### 3. AHB Flyback 控制器功能应用说明

#### 3.1 谐振电流取样侦测技术

- 1) 辅助绕组侦测电路:如图七所示, 在开机阶段透过辅助绕组分压 FB Pin 侦测讯号判断 VCR, 提供预充电电路进行低侧开关导通控制

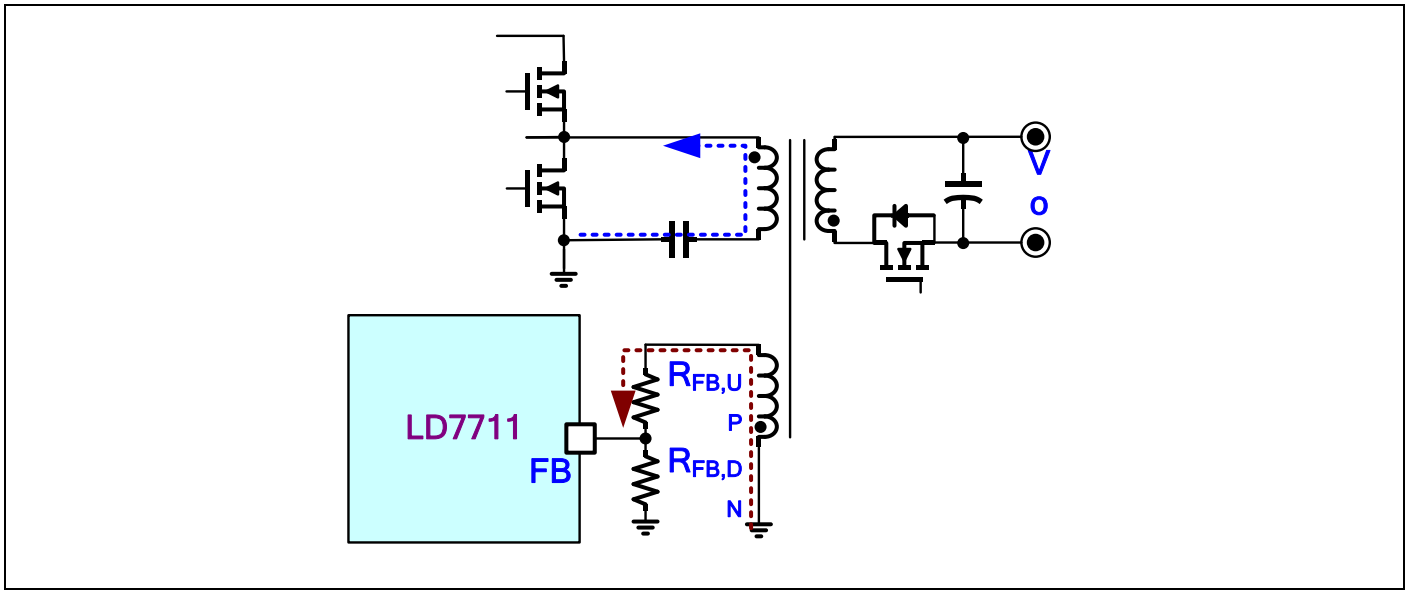


图 7 FB Pin 侦测电路

#### 3.2 预充电控逻辑说明

- 1) FB Pin 预充电控制之关键波形如图九所示, LD7711 透过侦测 FB Pin 电压, 实时判断开机瞬时谐振电容电压, 调变预充脉冲时间长度:控制器 FB Pin 利用辅助绕组 Na 之分压讯号 VFB, 侦测 VCR 的状态, 透过设定内部阈值判断是否满足负向谐振电流过大的条件, 当  $V_{FB} > V_{FB, Limit}$ , 控制器将实时关断预充脉冲, 截止低侧开关;若  $V_{FB}$  大于  $V_{LVCR}$ , 代表开机阶段谐振电容电压已处于较低位准, 不足以产生负向谐振电流, 控制器将延展预充电的脉冲宽度, 达到加速预充的效果。在最极端的条件下, 系统于最大输出电压快速重启, 此时的 ICR 对应之

$$V_{FB, Limit} \text{ 可得: } V_{FB} = (V_{CR0} - N \cdot V_o) \cdot \frac{R_{FB, DN}}{R_{FB, UP} + R_{FB, DN}} \cdot \frac{N_a}{N_1} \cdot K$$

(变压器圈比  $N=N_p/N_s$ )

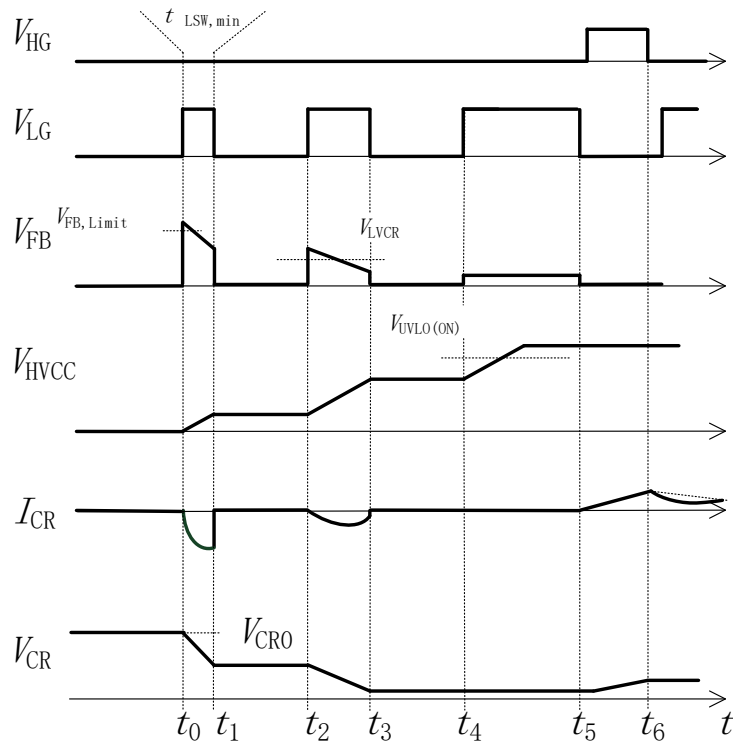


图 9 FB 侦测下谐振电流调变关键波形

2) RST Pin VCC 下拉控制之关键波形如图十，当系统出现保护时（主要考虑输出短路），在辅助电源 VCC 不掉电时，保护解除后 IC 可以自恢复。在保护触发后，RST 脚位下拉外部供电开关，断开 VCC 以重置保护，重置后 RST open 恢复 VCC 供电，系统重启。

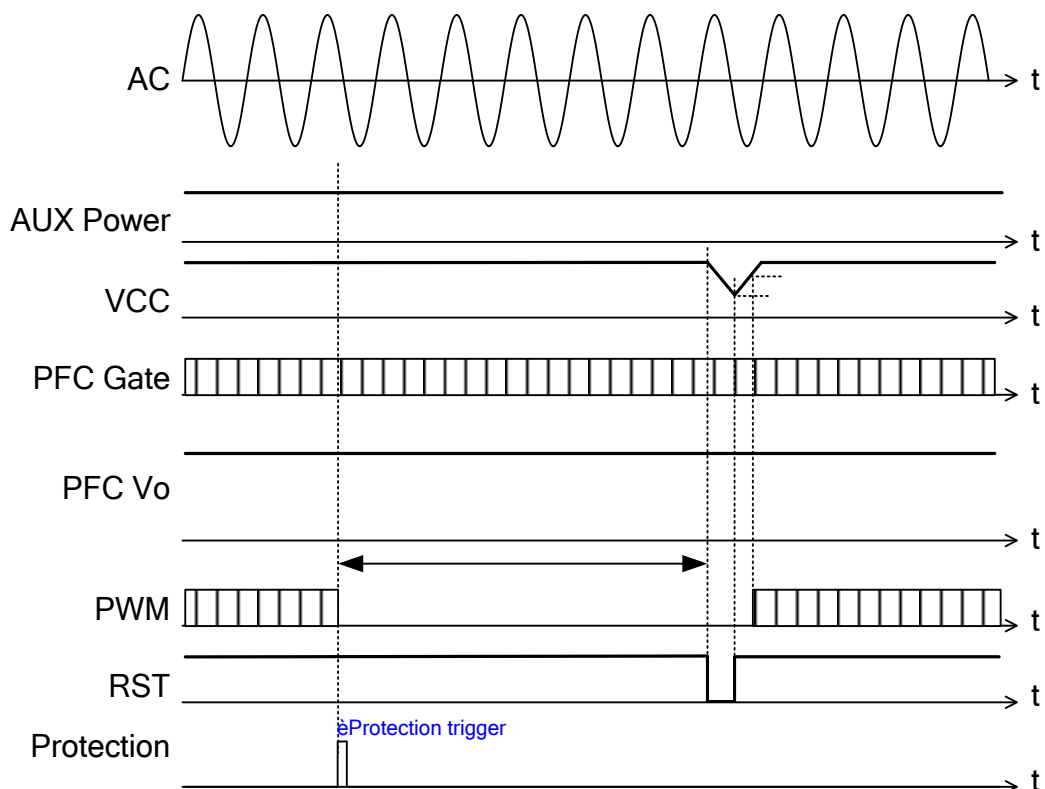


图 10 RST 重置 VCC 关键波形

图十一显示系统重启下的关键波形，LD7711 透过外部辅助绕组电压侦测讯号，判断谐振电流是否遽增，实现逐周期监控谐振电流，谐振电容在开关导通下释放能量。放大之关键波形如图十二所示，控制器即时调整导通时间抑制剧增的负向谐振电流，防止负向谐振电流失控损坏功率组件，在数个开关导通脉冲下，间歇释放 CR 能量，实现负谐振电流抑制，在不需额外泄放电阻下达到保护功率组件的效果，并且兼容于不同的圈比设计、重启时间以及输出电压设计。

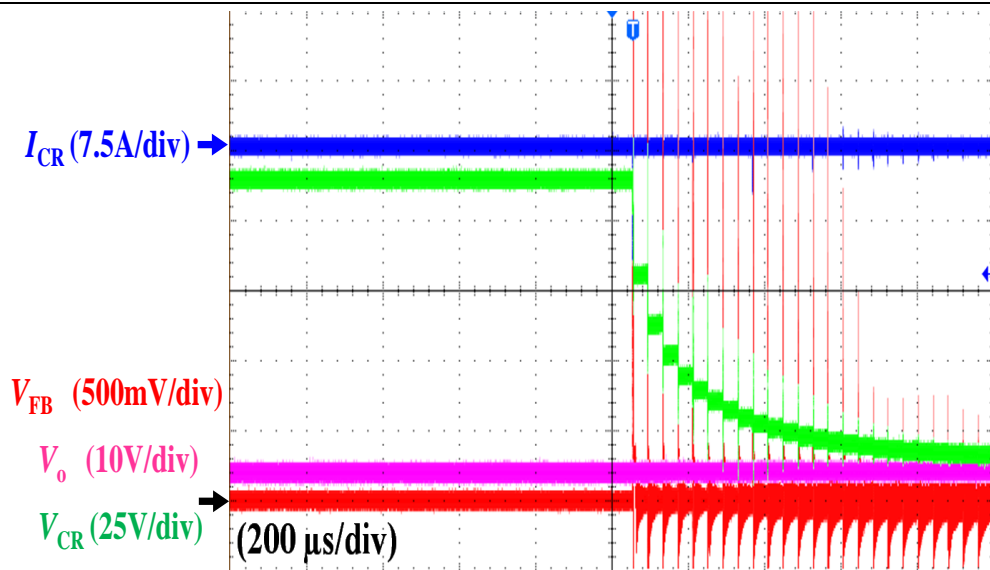


图 11 LD7711 快速开关机下的关键波形

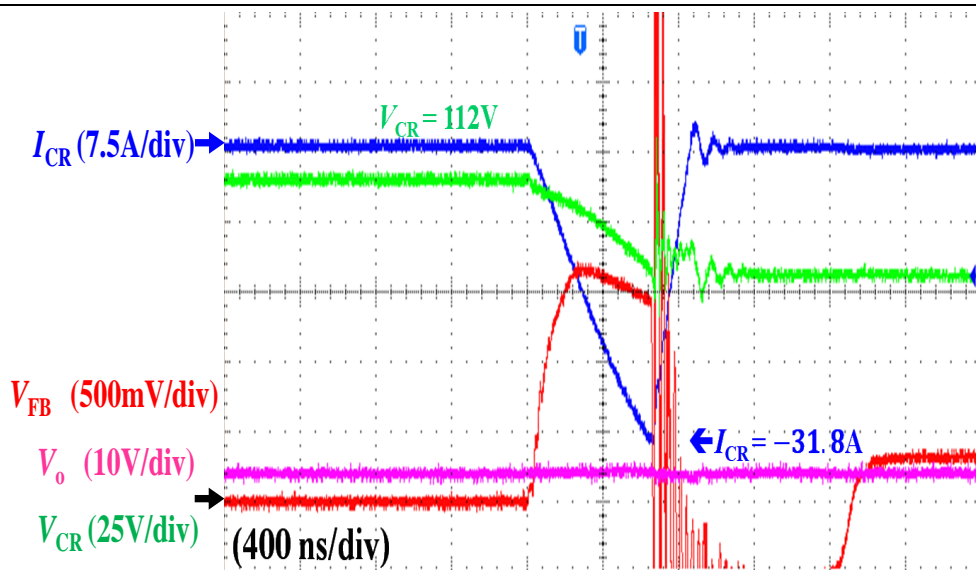


图 12 LD7711 快速开关机下的关键波形

### 3.4 开机时序说明

在系统开机启动阶段，LD7711 控制器导入预充电机制以优化开机程序。为了有效规避在开机瞬态过程中可能产生的干扰，进而导致误触谐振电流控制逻辑的情况发生，该控制器内建遮蔽时间设计，确保控制逻辑的判断具备高度的抗扰性。如图十三与图十四的实测波形所示，控制器在执行启动程序后，会透过发出一连串受控的低侧 LSW 脉冲信号，藉此同步完成高侧驱动电路的预充电以及谐振电容内部残留能量的有效泄放。根据实验数据显示，在 AC 电压峰值点与 AC 零交越点等不同开机条件下，系统的总启动时间分别被控制在 3.44 ms 与 4.85 ms 的水平。此项设计策略在确保系统运作稳健性的前提下，同时兼顾了市场对于快速启动效能的需求，在稳定度与响应速度之间达成了最优化的动态平衡。

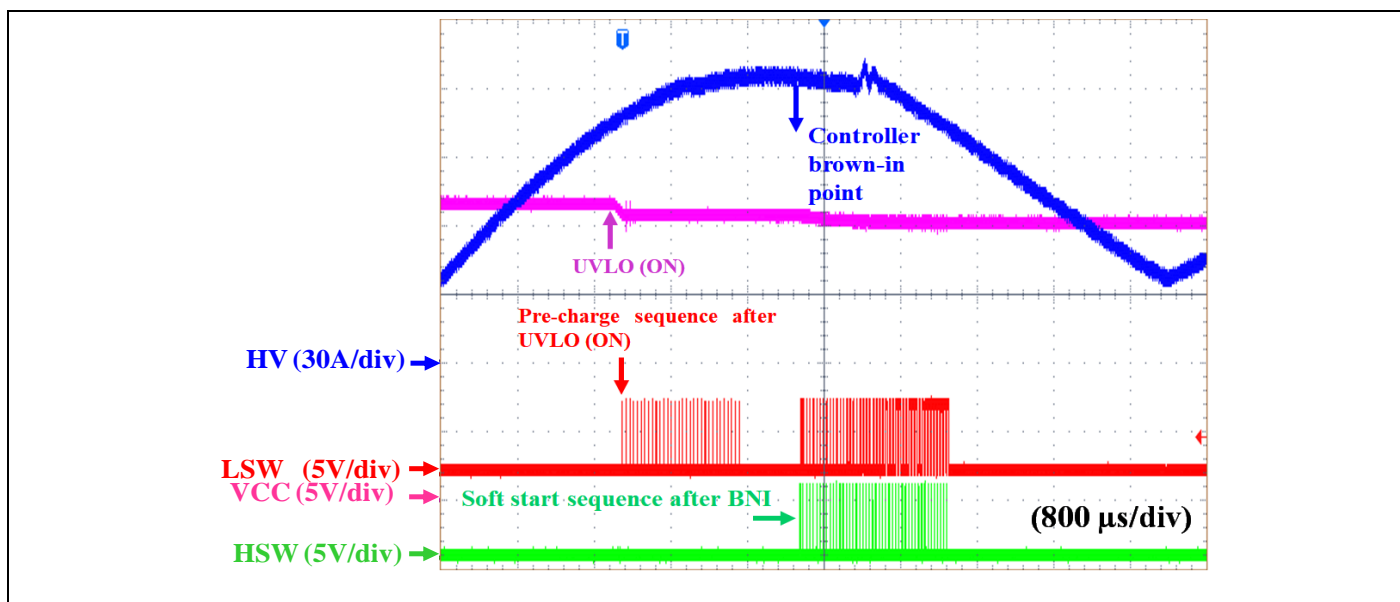


图 13 开机预充电控制的关键波形 (AC 峰值启动)

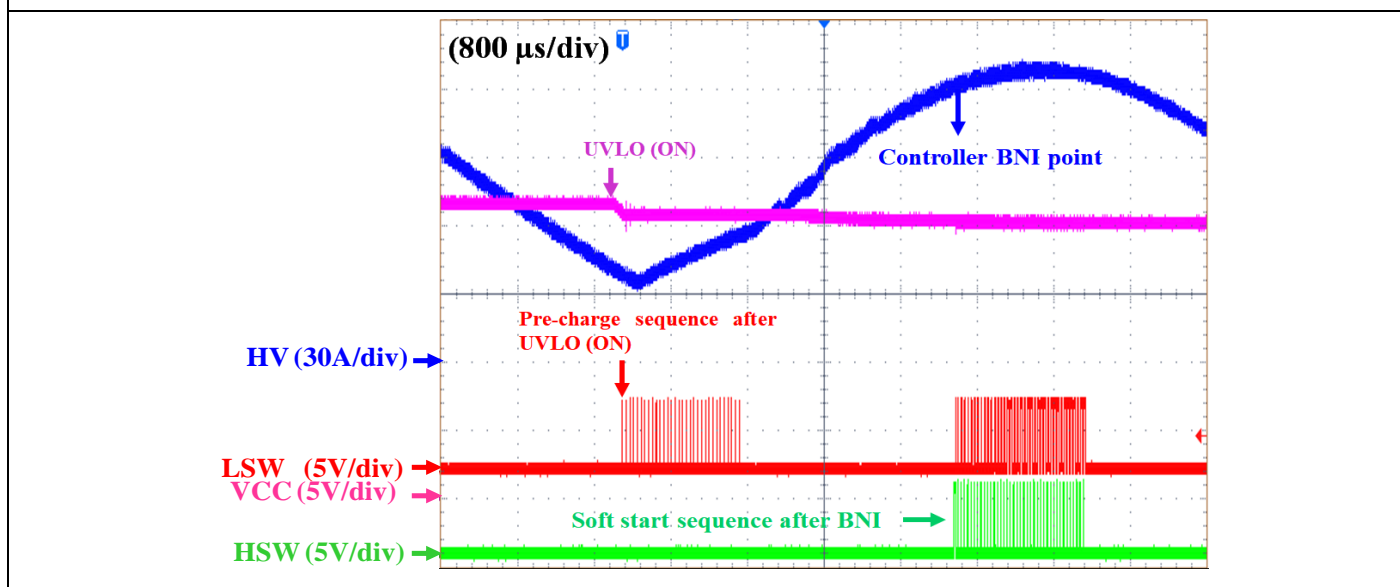


图 14 开机预充电控制的关键波形(AC 零交越启动)

### 3.5 无载功耗改善

LD7711 控制器藉由预充电控制取代旧有的泄放电阻,有效降低待机功耗。由图 15 与图 16 的空载损耗数据对比可知,在 PD 48 V 时改善最为显著,低压输入下之无载功耗由于 328.7 mW 降至 299.4 mW; 高压输入下之无载功耗由 317.2 mW 降至 289.6 mW。此项改进显著提升了系统功耗及动态稳定度,更有利于符合严苛的效率法规。

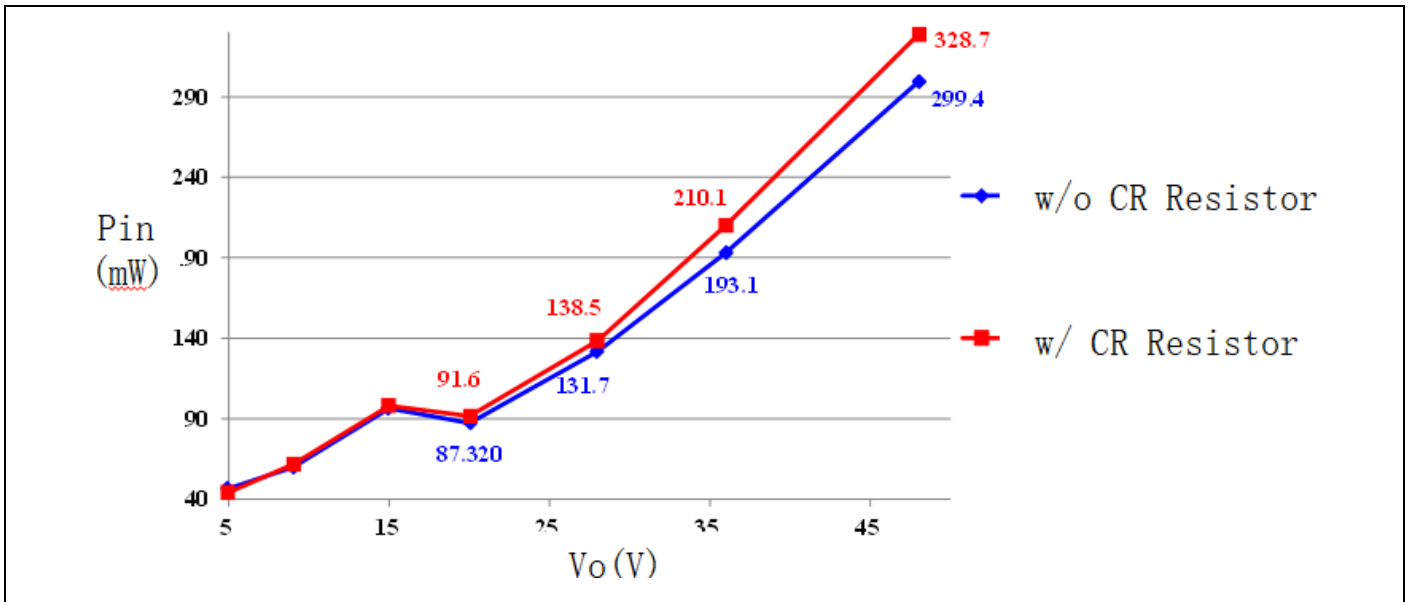


图 15 低压输入之无载功耗对比

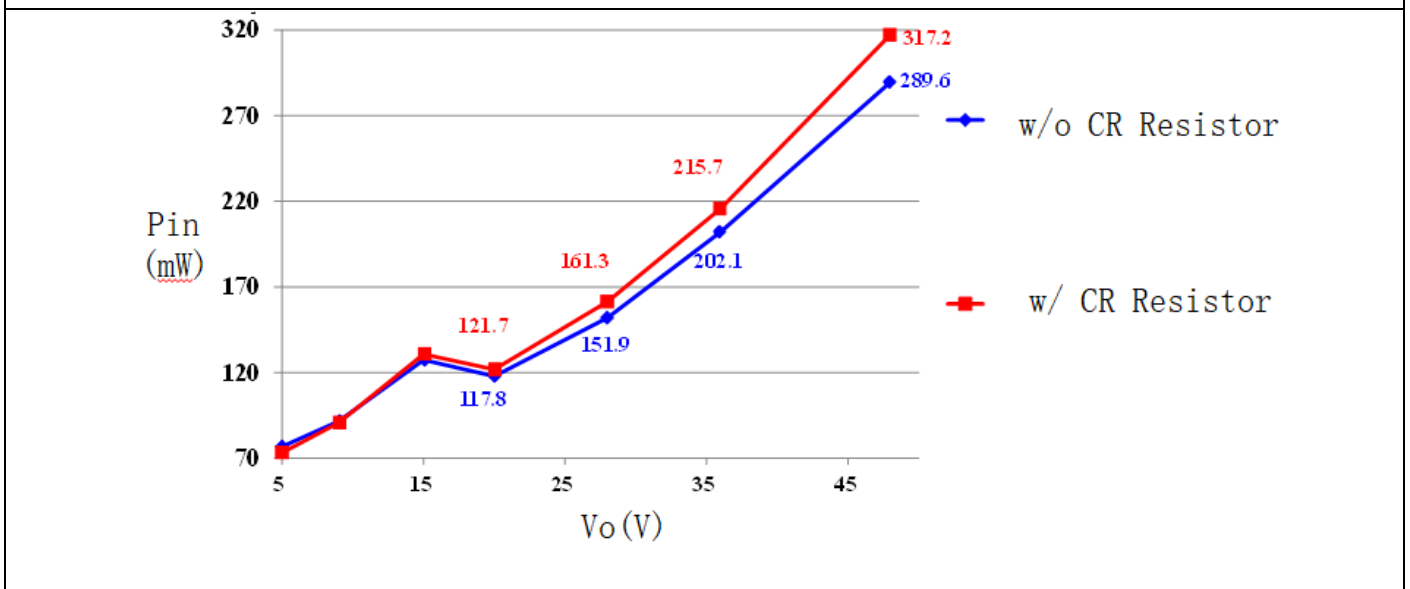


图 16 高压输入之无载功耗对比

### 3.6 Layout 路径说明

Layout 路径说明示意图如图 17 所示

IC 信号:

避免接近高  $dv/dt$  节点(HB, HVAux), 以避免电场耦合干扰

避免位于大电流回路内(ICR Loop), 以避免电磁耦合干扰。

GND:

AUX GND 接至 Boost GND 再拉至 Bulk GND

PWM, PFC, Driver 各自组件回流至各自 IC 的 GND, 再拉至 Bulk GND

PWM Current Sensing:

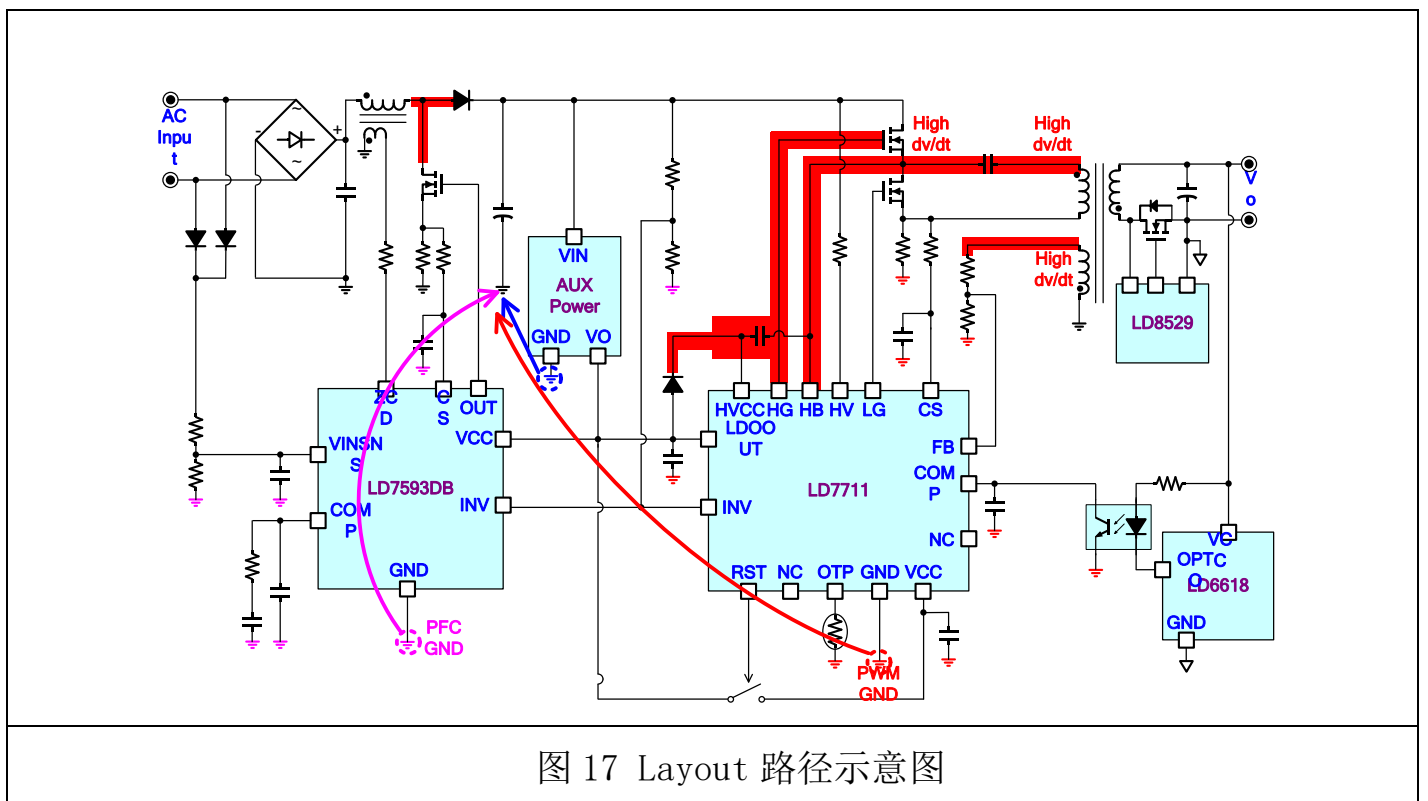
Trace 直连 RCS pin 脚, RCS 靠近 Bulk 电容, 避免引入主回路的杂讯

最小化 CS loop 面积降低 PFC 电磁干扰

RC filter 靠近 IC 端优化滤波效果

Half-bridge driver IC:

驱动开关回路面积尽可能小, 走线尽可能短, 以降低驱动回路电感的影响



### 3.7 非对称半桥返驰式变压器设计

变压器设计 ( $L_p$ , 1<sup>st</sup> & 2<sup>nd</sup> 绕线)

$L_p$  设计:

For  $V_{in,max} = 400 V$ ,  $V_{o,max} = 48 V$ ,  $I_{o,FullLoad} = 5 A$ ,  $\frac{N_p}{N_s} = 3.4$ ,

$$F_{SWVoMax,FL} = 123 kHz$$

$$\text{From } I_{o,FL} = \frac{N_p}{N_s} \cdot I_{LmFullLoad,avg} = \frac{1}{2} \cdot \frac{N_p}{N_s} \cdot (I_{PP,FullLoad} + I_{PN})$$

根据 ZVS 条件,  $I_{PN} = -0.7 A$

$$L_p = \frac{\frac{N_p}{N_s} \cdot V_{o,max} \cdot \frac{(1-D)}{F_{SWVoMax,FullLoad}}}{I_{PP,FullLoad} - I_{PN}} = \frac{\frac{N_p}{N_s} \cdot V_{o,max} \cdot (1-D)}{2 \left( \frac{N_s}{N_p} \cdot I_{o,FullLoad} - I_{PN} \right) \cdot F_{SWVoMax,FullLoad}}$$

$$= 180 \mu H$$

1<sup>st</sup> 绕线设计:

For  $R_{CS} = 0.180 \Omega$ ,  $V_{CS,Max} = 0.8 V$ ,  $A_e = 1.54 \text{ cm}^2$ ,  $B_{max} = 0.31 \text{ Tesla}$ :

$$N_p = \frac{V_{CSMax}}{R_{CS}} \cdot \frac{L_p}{A_e \cdot B_{Max}} = 16.8$$

四舍五入  $N_{pReal} = 17 \text{ Turns}$

2<sup>nd</sup> 绕线设计:

$$N_{sReal} = N_{pReal} \cdot \left( \frac{N_s}{N_p} \right) = 5 \text{ Turns}$$

### 4 通嘉 PD 240W Demo Board 系统测试

LD7711 (AHB) + LD7593 (PFC) + LD8529 (SR) + LD6618 (PD)

PCB Size: 147mm(L) x 67.5mm(W) x 27mm(H)

Power Density: 14.68 W/inch<sup>3</sup>

输出功率: 48V / 5A, 36V / 5A, 28V / 5A, 20V / 5A, 15V / 3A, 9V / 3A, 5V / 3A

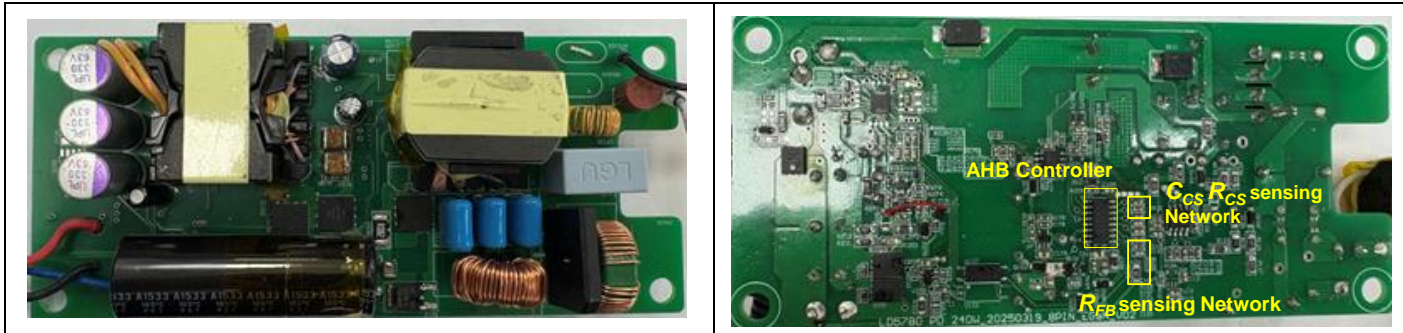


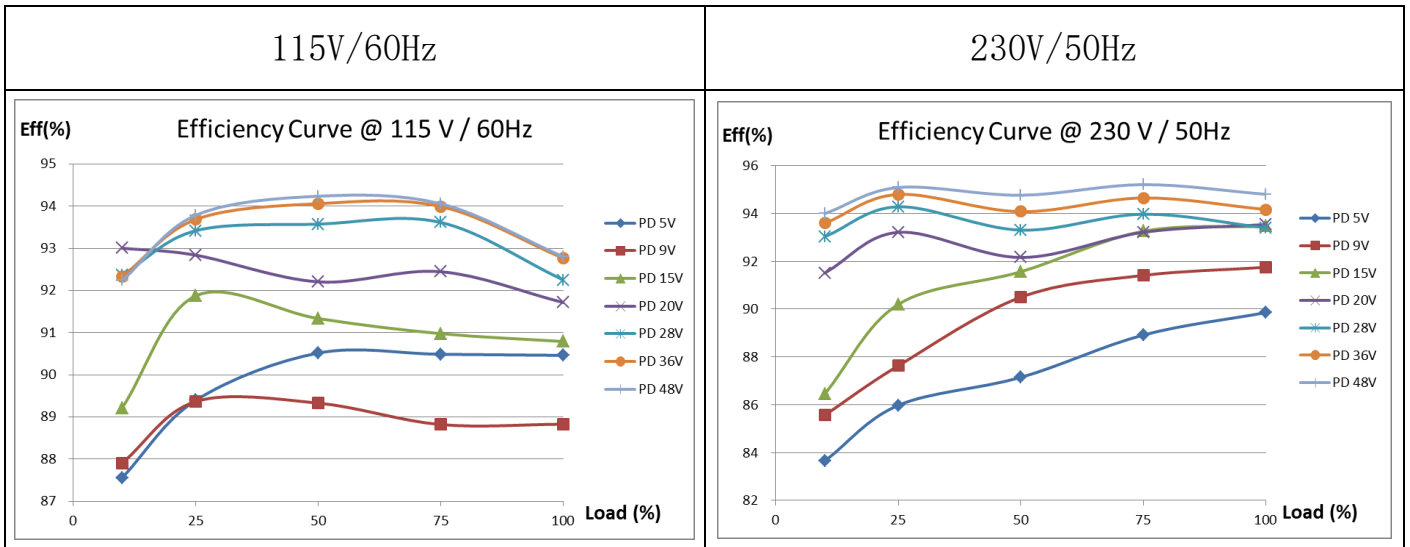
图 18 PD 240W 实体图

### 待机功耗测试

$V_{IN, AC}$ ( V / Hz )	$P_{IN}$ ( mW )	Requirement ( mW )
115 / 60	43.7	< 75
230 / 50	62.6	
$V_{IN, AC}$ ( V / Hz )	$P_{IN}$ ( mW )	Requirement ( mW )
115 / 60	239	< 300
230 / 50	273	

### 效率测试

Input Voltage	115 $V_{AC}$ / 60 Hz	230 $V_{AC}$ / 50 Hz
Output Current	100 %, 75 %, 50 %, 25 %, 10 % of Full Load	
Measured Point of Output Voltage	End of PCB	
Duration of Burn-in	30 Minutes	
Requirement	CoC Tier 2	



$V_{BUS, SET}$ ( V )	115 V <sub>AC</sub> / 60 Hz				230 V <sub>AC</sub> / 50 Hz			
	Load	EFF ( % )	AVE EFF ( % )	SPEC ( % )	Load	EFF ( % )	AVE EFF ( % )	SPEC ( % )
5	100%	90.19	89.48	> 81.84	100%	88.45	86.42	> 81.84
	75%	90.18			75%	87.71		
	50%	89.44			50%	85.40		
	25%	88.10			25%	84.10		
	10%	85.96	> 72.48	10%	79.81	> 72.48		
9	100%	89.49	89.66	> 87.30	100%	91.31	89.99	> 87.30
	75%	89.62			75%	90.99		
	50%	89.70			50%	90.25		
	25%	89.83			25%	87.41		
	10%	88.08	> 77.30	10%	84.95	> 77.30		
15	100%	91.64	91.90	> 88.85	100%	92.57	91.41	> 88.85
	75%	91.98			75%	91.86		
	50%	91.99			50%	91.36		

	25%	92.00			25%	89.86		
	10%	89.98		> 78.85	10%	86.65		> 78.85
20	100%	91.34	91.58	> 89	100%	93.09	92.10	> 89
	75%	92.05			75%	92.76		
	50%	92.00			50%	91.95		
	25%	90.92			25%	90.61		
	10%	92.91		> 79	10%	90.96		> 79
28	100%	92.00	92.68	> 89	100%	93.15	93.10	> 89
	75%	93.21			75%	93.79		
	50%	93.15			50%	93.36		
	25%	92.34			25%	92.11		
	10%	92.03		> 79	10%	92.55		> 79
36	100%	92.59	93.20	> 89	100%	93.94	93.87	> 89
	75%	93.64			75%	94.38		
	50%	93.66			50%	94.10		
	25%	92.92			25%	93.08		
	10%	91.92		> 79	10%	93.24		> 79
48	100%	92.75	93.48	> 89	100%	94.60	94.47	> 89
	75%	93.80			75%	94.93		
	50%	94.02			50%	94.63		
	25%	93.35			25%	93.71		
	10%	91.73		> 79	10%	93.96		> 79

这套通嘉科技完整的系统方案在 230VAC 输入、PD 240W (48V/5A) 输出条件下，其峰

值效率可达 94.6%，此外，本方案于 230Vac 下之待机功耗仅为 62.6 mW，优于 CoC Tier 2 标准，符合严格的欧盟 ErP 能效规范。并且在全输出电压范围内的系统平均效率以及 10% 负载效率均能满足 CoC Tier 2 的要求。为因应最新的 PD 3.1 标准，此方案采用通嘉 IC 提供的非对称半桥反驰式转换器设计，透过多项关键技术的整合，成功实现了高功率应用所需的高性能和高效率。

