

通嘉科技推出高性能数字不对称半桥返驰式（AHB Flyback）完整解决方案， 实现高效率 240W USB PD3.1 应用

作者：通嘉科技 SE 郑筠赓/邹明璋博士

参考文獻:通嘉科技 LD5780/LD7710 應用手冊及 IC 規格書

1. 通嘉 USB PD3.1 快速充电器之不对称半桥返驰式转换之数字控制芯片背景说明

随着电子设备功率需求的快速攀升，如高效能笔记型电脑、工作站、甚至部分小型家电，其功率需求已远超过 USB PD 3.0 的 100W 上限。这些更高功率设备的出现促使 USB-IF 于 2021 年推出 USB PD 3.1 标准，如表 1 所示，其中最核心的技术升级为引入扩展功率范围 (EPR)。EPR 标准将最大功率输出大幅提升至 240W (48V/5A)，并新增了 28V、36V 和 48V 等更高固定电压档位，同时向下兼容于 PD 3.0 的 5V、9V、15V 和 20V 功率能力(SPR)。

USB PD3.1 Specification	Standard Power Range (SPR)	Extended Power Range (EPR)
Maximum Power	100W (20V/5A)	240W (48V/5A)
Fixed Voltage PDOs	5V, 9V, 15V, 20V	5V, 9V, 15V, 20V, 28V, 36V, 48V
Adjustable Voltage Supply(AVS)	3.3V - 21V (20mV steps)	15V - 48V (50mV or 100mV steps)
Maximum Current	5A	5A
Cable Requirement	5A rated USB-C cable	EPR rated USB-C cable

表 1. USB Power Delivery 3.1 (PD 3.1)规格概要

针对 PD 3.1 宽电压输出范围(5V~48V)的核心优势，通嘉科技(Leadtrend Tech. Corp.)推出新一代具备临界导通模式(CRM)与分组脉宽调变模式 (GPWM)，应用于不对称半桥反驰式(AHB Flyback)转换器架构的 LD5780/LD7710 控制器，专为 USB PD 3.1 输出范围的快速充电器及适配器电源设计，IC 透过辅助绕组电压信号取样，实现半桥上下臂功率元开关的零电压切换(ZVS)，并且内部建置了 PFC 控制接口，藉由侦测输入电压、输出电压及输出功率，调控 PFC 级的输出电压，并可动态启动或关闭 PFC 控制。此设计不仅满足 USB PD 3.1 宽输出电压的应用需求，同时有效提升系统效率并优化运行性能。

LD5780/LD7710 控制器具备六项创新技术，使不对称半桥反驰式转换器方案达到最优化:

1. 操作在临界导通模式(CRM)，透过辅助绕组电压信号，调整副开关(ASW)之延迟关闭时间，控制变压器负向激磁电流大小，实现 ZVS 切换。
2. IC 具备多模式混合控制，以提高全范围负载之系统效率，在重负载条件下，以峰值电流模式操作于临界导通模式(CRM)，并根据负载调节输出，轻载时则采用准谐振(Quasi-resonance,QR)模式，根据负载情况降低切换频率，当负载进一步下降，最大开关频率将限制为 30kHz，并进入突发模式(Burst Mode)。
3. 分组脉宽调变控制技术(Group PWM)，透过数组临界导通模式(CRM)周期搭配一周

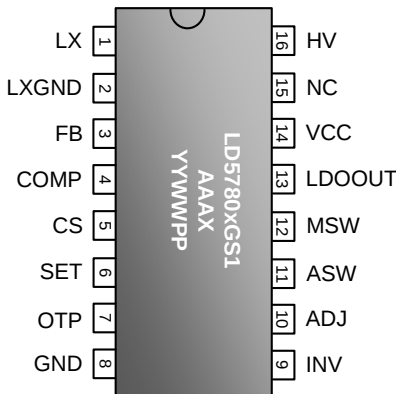
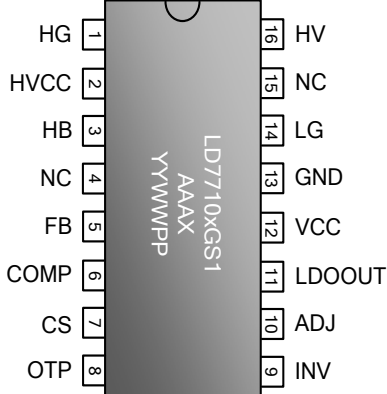
非連續導通模式(DCM)切換周期操作，為通嘉零電壓切換脈沖(ZVS Pulse)的新型專利技術，在中輕載條件下，此技術可保有零電壓切換 (ZVS)特性，同時實現降頻以減少切換損耗，進一步優化系統效率。

4. 前級 PFC 控制接口，可根據需求調控 PFC 電壓、啟用或停用 PFC 級，以進一步優化輕載效率。

5. 內建輸出電流檢測功能，提供輸出過電流保護(OCP)，並具備輕重載模式偵測，搭配 PFC 控制接口，進一步優化輕載效率。

6. 透過內建 Boost 升壓電路，有效改善在 USB PD 3.1 寬電壓輸出應用下，控制芯片的耐壓及功耗問題。

以上創新技術的應用，有助於提升不對稱半橋返馳式電能轉換器方案的效率與可靠性。通嘉不對稱半橋反馳式轉換器控制器方案如表 2:

Name	LD5780		LD7710	
Package				
	SOP-16		SOP-16	
Topology	Asymmetrical Half-Bridge Flyback			
Soft-switch	Zero Voltage Switch			
UVLO ON/OFF	22V/10.5V			
VCC Level Control	Yes			
V _{CS_MAX}	0.8V			
Maximum Frequency	300kHz			
Minimum Frequency	30kHz			
Grouped PWM	Yes			
PFC Output Control	Yes			
Boost Regulation	Yes		NA	
H/L Side Driving	NA		Yes	
表 2. 通嘉不对称半桥反驰式(AHB Flyback)转换器控制器方案				

通嘉 USB PD 3.1 快充原理图说明

图 1 PWM:LD5780 + HB Driver:LD5100 + PFC:LD7593DC + SR:LD8529U + PD:LD6618

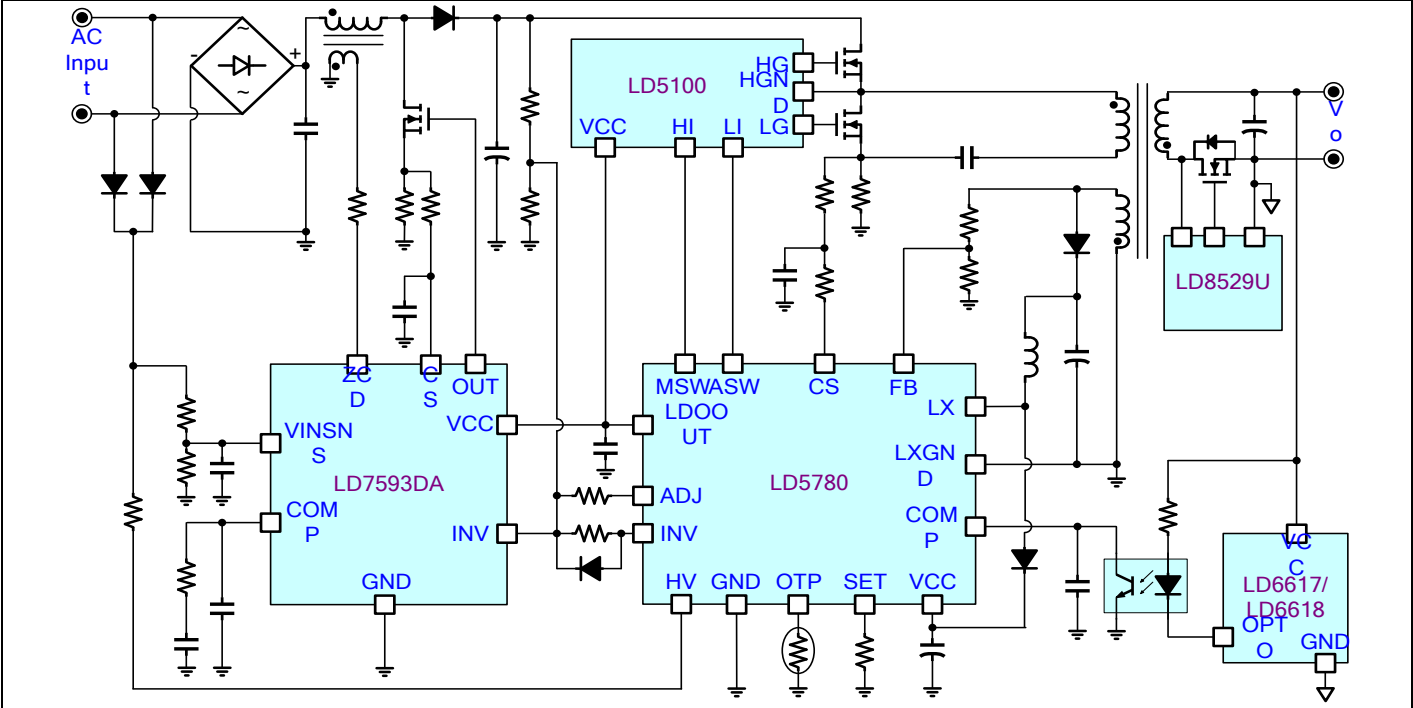


图 1. 通嘉 USB PD 3.1 快充整套方案

PWM:LD5780+HB Driver:LD5100+PFC:LD7593DA+SR:LD8529U+PD:LD6617/8

图 2 PWM:LD7710+PFC:LD7593DC+SR:LD8529U+PD:LD6618

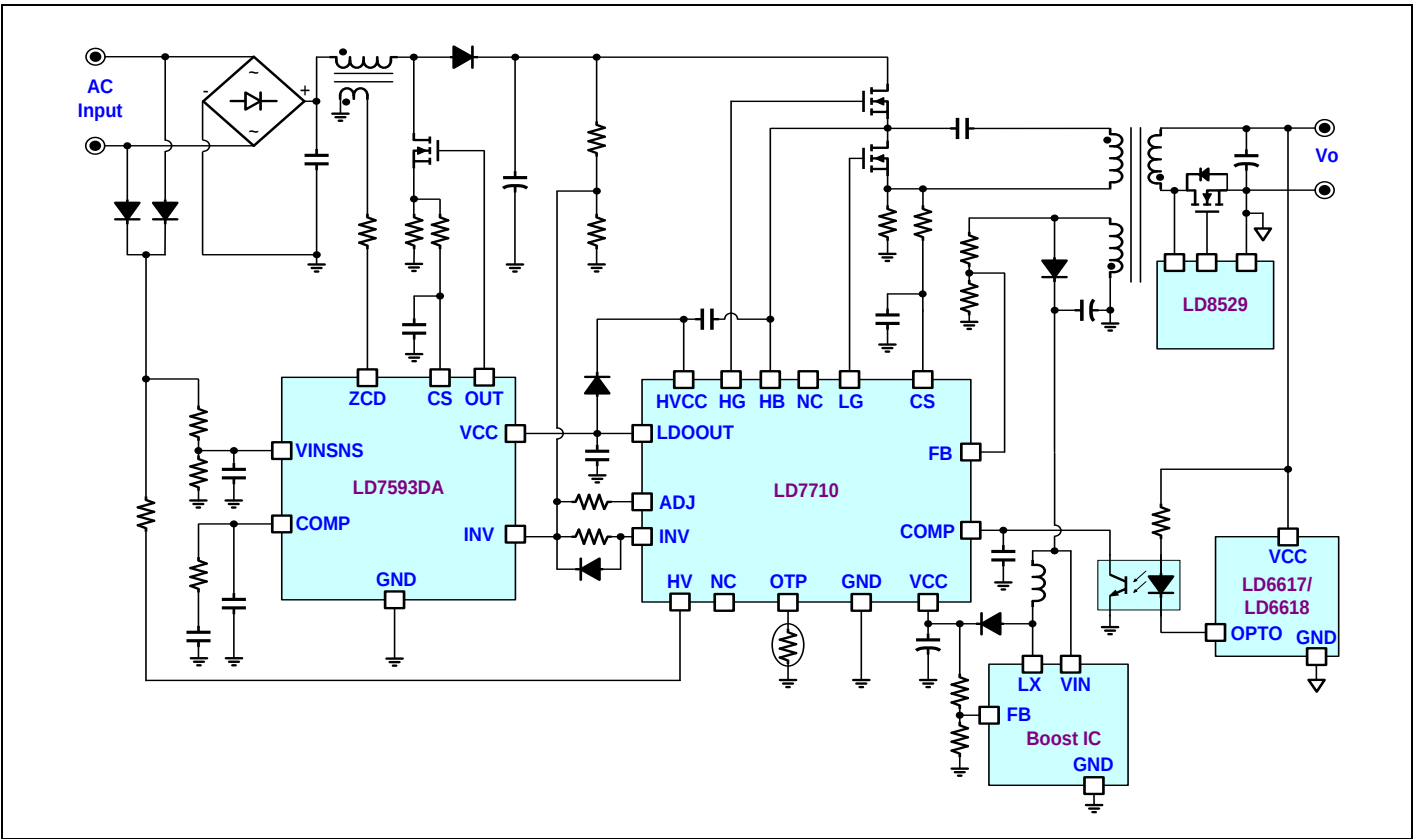


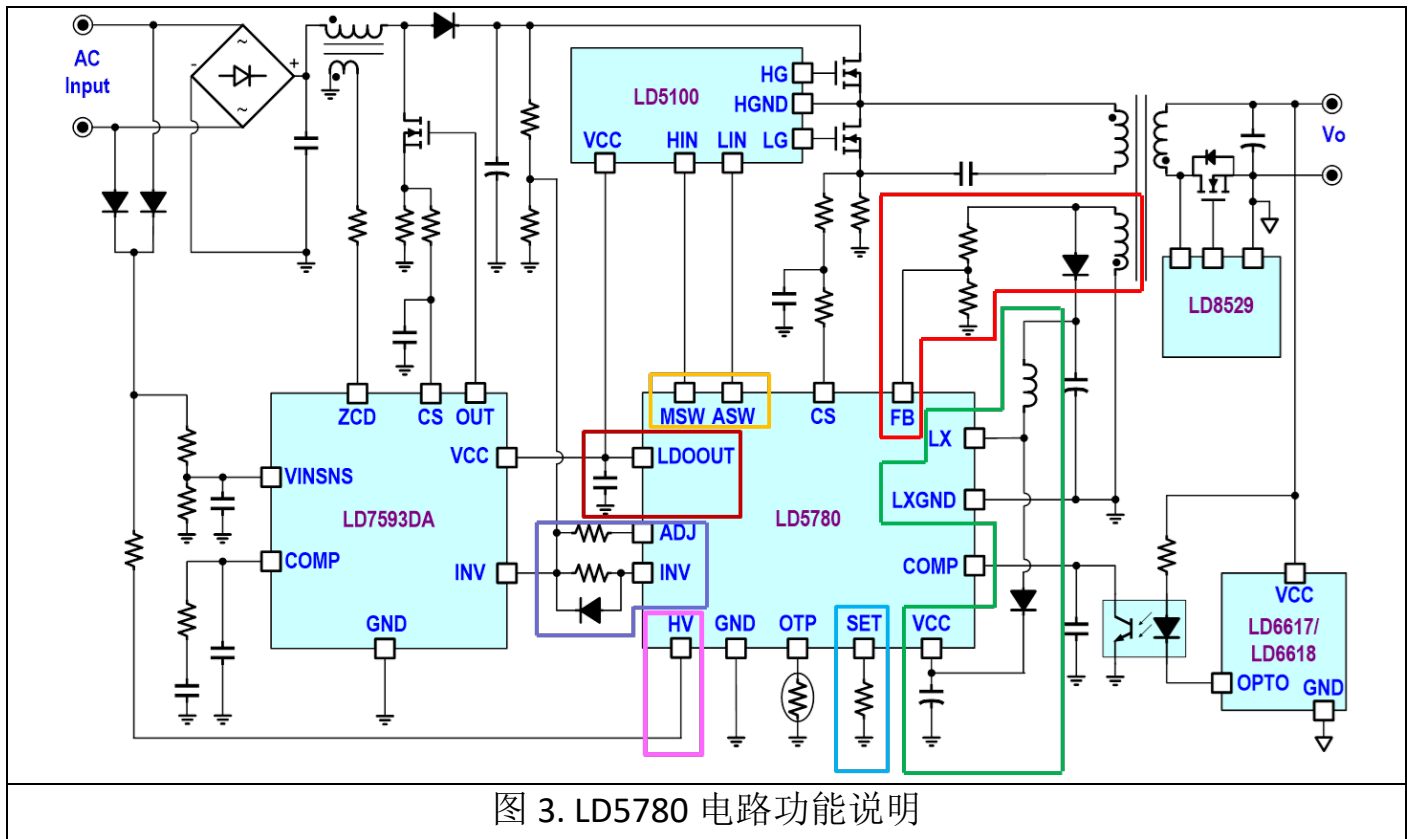
图 2. 通嘉 USB PD 3.1 快充整套方案

PWM: LD7710+PFC:LD7593DC+SR:LD8529U+PD:LD6617/8

2. 通嘉不对称半桥反驰式(AHB Flyback)转换技术特点说明

1. 根据不同的应用需求，数字可配置设定参数与功能，以适应各类系统需求。
2. 具 700V 高压启动电路(HV start-up)及 X-CAP discharge 放电功能。
3. 内建升压 Boost 电路与 LDO，提供外部电路稳定供电，并进一步优化轻载条件下的效率。
4. 适用于高/低侧驱动器输入的+10mA/-25mA TTL 兼容 MSW/ASW 信号
5. MSW/ASW ZVS 零电压切换侦测技术，提升开关效率并降低损耗。
6. 根据输入电压、输出电压及输出功率，动态调控 PFC 启用、停用与电压调节控制，以优化系统效率。
7. 保护模式：自动重新启动/锁定：VCC/FB OVP、OCP、OLP、OTP
自动重启：内部 OTP、输入电压 BNI/O

LD5780 之电路功能说明如图 3 及 IC Pin 脚功能应用说明如表 3

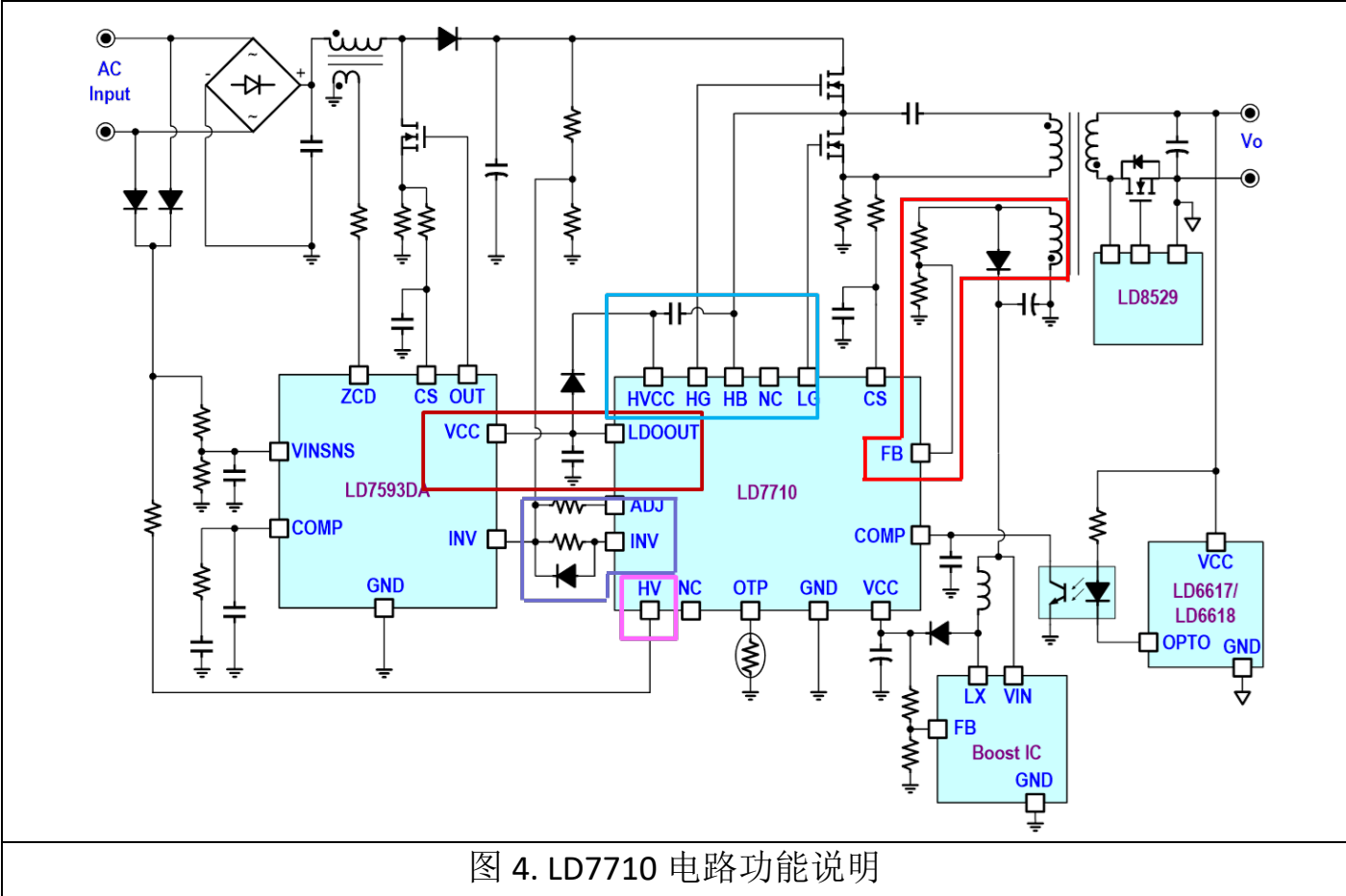


Pin	NAME	应用说明
1	LX	升压 Boost 开关引脚
2	LXGND	升压 Boost 接地引脚
3	FB	辅助绕组电压侦测、输出电压保护(OVP)、准谐振(QR)侦测与 ZVS 自动追踪控制
4	COMP	输出反馈引脚，与二次侧光耦合器连接进行系统回授控制
5	CS	电流侦测 OCP ，输出轻重载侦测

6	SET	前級 PFC 轻重载模式进出点设定引脚
7	OTP	外部关断保护
8	GND	Ground
9	INV	搭配前級 PFC 回授控制(PFC ON/OFF, PFC LV3 Vo Control)
10	ADJ	高输入电压下前級 PFC 电压调节(PFC LV4 Vo Control)
11	ASW	副开关闸极驱动讯号
12	MSW	主开关闸极驱动讯号
13	LDOOUT	低压降调节器输出，用于外部驱动器和 PFC 控制器供电
14	VCC	VCC_ON=22V,VCC_OFF=10.1V,Holding mode=10.5V, OVP=40.5V
15	NC	Unconnected pin.
16	HV	AC Brown in/out, X-Cap 放电，AC High/Low line 侦测

表 3. LD5780 Pin 脚功能应用说明

LD7710 电路功能说明如图 4 及 IC Pin 脚功能应用说明如表 4



Pin	NAME	应用说明
1	HG	高侧开关闸极驱动讯号
2	HVCC	高側柵极驱动电路的供电 VHVCC_ON=8.5V,VHVCC_OFF=7.5V

3	HB	高端栅极驱动浮动地
4	NC	Unconnected pin.
5	FB	辅助绕组电压侦测、输出电压保护(OVP)、准谐振(QR)侦测与 ZVS 自动追踪控制
6	COMP	输出反馈引脚，与二次侧光耦合器连接进行系统回授控制
7	CS	电流侦测 OCP，输出轻重载侦测
8	OTP	外部关断保护
9	INV	PFC 回授控制(PFC ON/OFF, PFC LV3 Vo Control)
10	ADJ	高输入电压下 PFC 电压调节(PFC LV4 Vo Control)
11	LDOOUT	低压降调节器输出，用于外部驱动器和 PFC 控制器供电
12	VCC	VCC_ON=22V,VCC_OFF=10.1V,Holding mode=10.5V, OVP=40.5V
13	GND	Ground
14	LG	低侧开关栅极驱动讯号
15	NC	Unconnected pin.
16	HV	AC Brown in/out, X-Cap 放电，AC High/Low line 侦测
表 4. LD7710 Pin 脚功能应用说明		

3. 不对称半桥反驰式(AHB Flyback)控制器功能应用说明

3.1 零电压切换(ZVS)技术

LD5780/LD7710，透过延迟副开关 ASW 关闭时间，可有效调控变压器负向激磁电流大小。当副开关关闭后，负向激磁电流能够通过主开关管杂散电容回路，将杂散电容储存的能量抽离至输入端，而非在开关过程消耗掉，将切换损失降至接近 0W。同时，由辅助绕组 FB Pin 侦测零电压切换(ZVS)的状态，调整副开关延迟关闭时间，以达到精确控制的目的。零电压切换(ZVS)控制如图 5，控制逻辑说明如下

- (1), (3) ASW 截止后, LD5780 透过 FB 判断 ZVS 是否为 Failed(FB 电路如图 6)
- (2), (4)当判定未达成 ZVS，控制器延长 ASW on-time 以增加负向 ILM
- (5)重新判定 ZVS 状态，确认零电压切换(ZVS)达成
- (6)控制器将 ASW 导通时间(on-time)设定为固定值

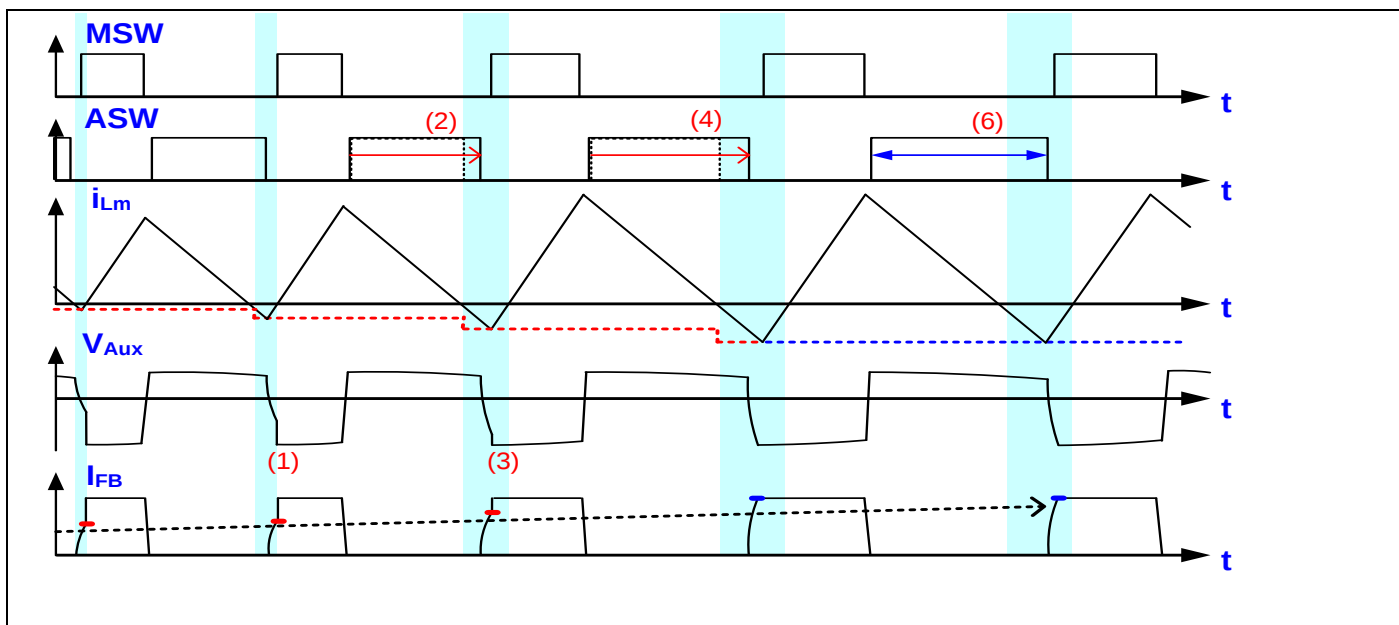


图 5. ZVS 零电压切换控制波形

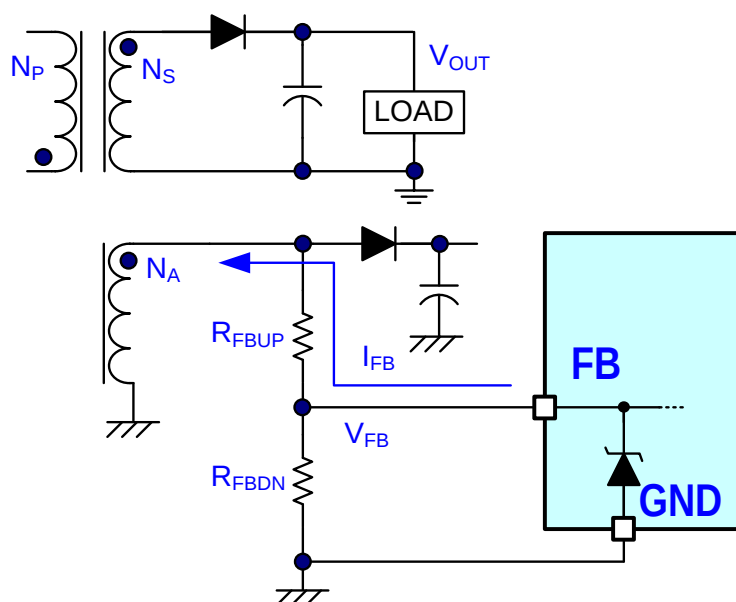


图 6. FB Pin 侦测电路

3.2 控制前级 PFC 介面說明

LD5780/LD7710 规划了控制前级 PFC 介面，以提升系统与搭配前级 PFC 的整体效率，如图 7 所示，具四阶段 PFC 输出控制以及启用或停用前级 PFC。

前级 PFC 停用: LD5780 INV Pin 内置 80uA IINV 电流源，强制拉高 PFC 回授引脚电压。

前级 PFC 输出电压 LV1~LV2 (ex: 50~250V): 在轻负载条件下， INV Pin 根据 FB Pin 电压，供给 PFC 回授引脚 10uA~0uA 的电流，以调控 PFC 输出电压。

前级 PFC 输出电压 LV3 (ex: 300V): SW_{INV} 开启， R_{INV} 参与 PFC 回授分压，用以应对低输入电压下之重负载条件。

前级 PFC 输出电压 LV4 (ex: 400V): SW_{INV} 与 SW_{ADJ} 开启， R_{INV} 及 R_{ADJ} 参与 PFC 回授分压，用以应对高输入电压下之重负载条件。

PFC Control Interface:

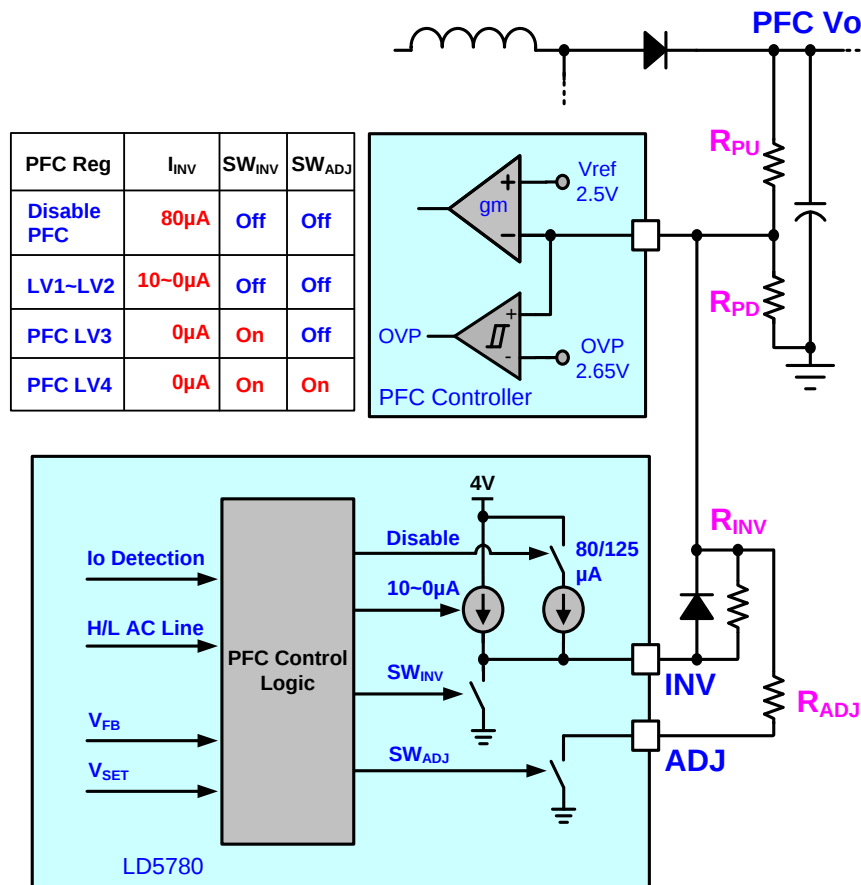


圖 7. 控制前級 PFC 之介面

另外，控制前级 PFC 逻辑说明如下

控制前级 PFC 逻辑如表 5 所示，LD5780/LD7710 根据输入电压、输出电流及输出功率进行 PFC 级的控制，以优化系统效率优化。例如，当 PD 输出需求在 15V 以内， I_{INV} 输出 80 μ A 的电流，强行拉高 PFC 回授电压来触发 OVP，达成停用 PFC 级的目的。在轻载条件下，非对称半桥返驰式转换器仅需与一正比输出电压的输入电压配合，即可维持正常运作，LD5780/LD7710 透过 FB 侦测输出电压，并以 I_{INV} 0~10 μ A 调节 PFC 输出电压，在 PFC 级输出低电压或是停用的同时，不仅可降低 PFC 级的损失，还能减少后级非对称半桥反驰式转换器的切换损失，进一步优化轻载效率的效果。低输入市电条件下（如 115Vac），当负载操作于中、重载条件下，需要提供一超过市电峰值电压的 PFC 输出电压以确保其正常运作，但又不过高以优化 PFC 效率（如 300V），此时，LD5780 内部 SWINV 导通，使 RINV 参与 PFC 级回授分压，以达成该目的（如图 8 所示）。高输入市电条件下（如 230Vac），当负载操作于中、重载条件下，需要最大化 PFC 输出电压以保证正确运作（如 400V）。此时，LD5780 同时开启 SWINV 及 SWADJ，让 RINV 及 RADJ 都参与前级 PFC 回授分压，从而实现将前级 PFC 输出电压提升至 400V，如图 9 所示。

PFC 级轻载模式: ex: PFC Vo=50~250V for PD5~36V

PFC 级重载模式 (低输入电压 low level): ex: PFC Vo=300V for PD20~48V

PFC 级重载模式 (高输入电压 high level): ex: PFC Vo=400V for PD20~48V

表 5. PFC 控制逻辑说明

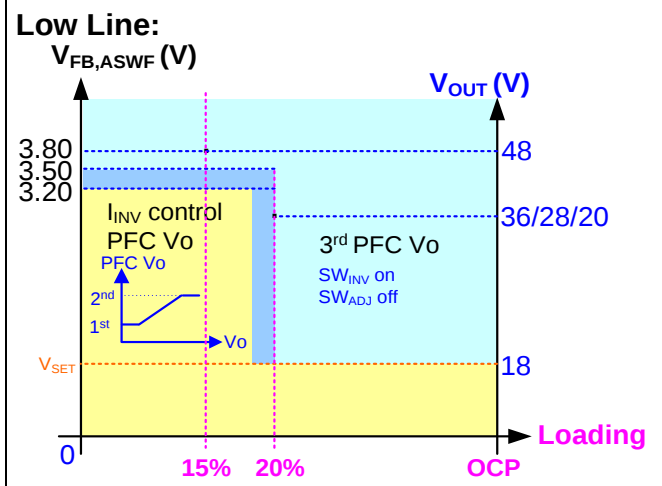


图 8. 低线电压 PFC 逻辑控制图

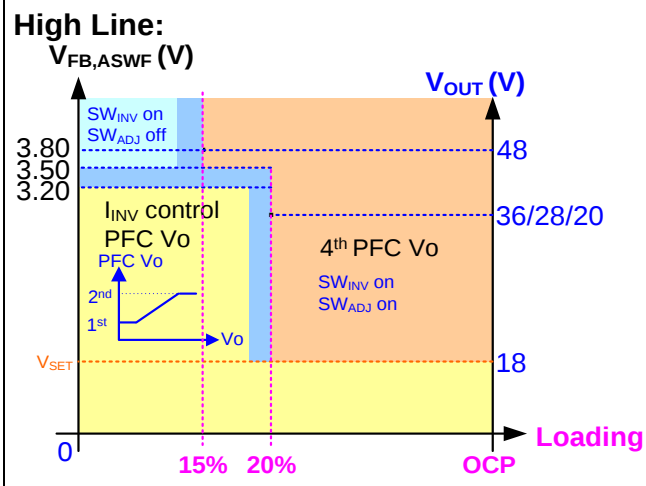
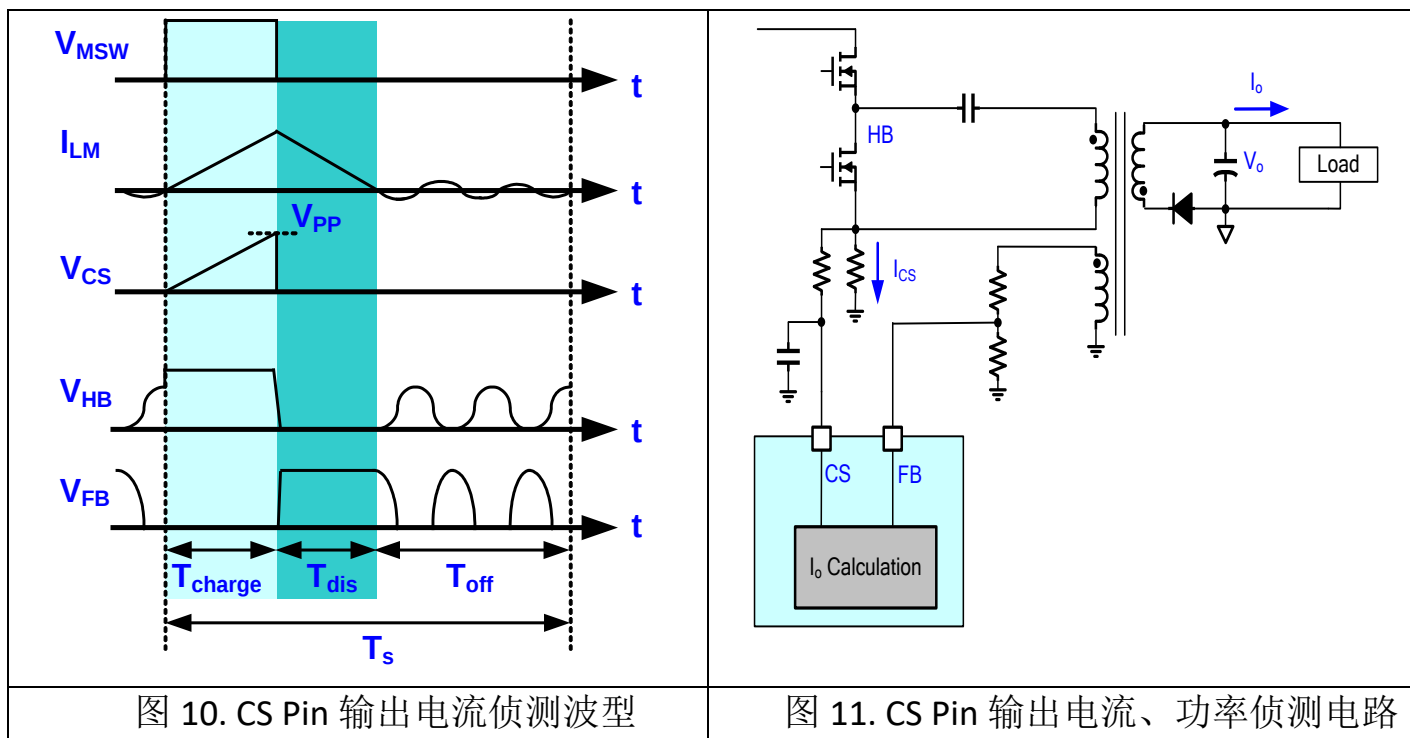


图 9. 高线电压 PFC 逻辑控制图

3.3 CS(Current Sense) Pin 功能说明

LD5780/LD7710 内建输出电流侦测电路，具输出过电流保护(OCP)，并可根据轻重载状态调整 PFC 级控制接口，以动态启用或停用 PFC 级，并调控 PFC 输出电压。输出电流公式如图 10 所示，透过 V_{CS} 及 V_{FB} 即可侦测输出电流，如图 11 电路所示，IC 会依据当前的 FB (反馈) 取样电压，动态判断系统处于轻载或重载状态，并以此作为前级 PFC 工作模式的依据。此外，确保系统在输入功率小于 75W 之前，引入 PFC 级拉升系统功率因素。

$$I_{OUT} = \frac{N_P}{N_S} \cdot \frac{I_{PP}}{2} \cdot \frac{T_{charge} + T_{dis}}{T_S} \cong \frac{N_P}{N_S} \cdot \frac{V_{PP}}{R_{CS}} \cdot \frac{T_{charge} + T_{dis}}{T_S}$$



3.4 Group PWM Operation (GPWM)操作说明

在临界导通模式(CRM)条件操作下，不对称半桥返驰式架构具有零电压切换效果。然而，当在轻载下限制操作于临界导通模式(CRM)条件下时，可能导致开关频率过高，进而增加驱动功率及变压器铁损，使得效率降低；而当降频操作于非連續导通模式(DRM)时，将会失去零电压切换(ZVS)效果。LD5780/LD7710 分组脉宽调变(Grouped PWM)技术，如图 12 所示，将 N 个 PWM 设为一组，其中 $N-1$ 个 PWM 操作于临界导通模式(CRM)，第 N 个 PWM 操作于非連續导通模式(DCM)，以实现优化系统效率的目的。分组脉宽调变频率为 F_{SW}/N ，如图 13 所示，控制器可根据运行状况调整 N 值，避免落入音频范围($<20\text{kHz}$)，以防止系统异音。在分组脉宽调变模式(GPWM)/非連續导通模式(DCM)条件下，LD5780/LD7710 透过 FB 接脚进行谷底开关准谐振(QR)控制，以改善开关损耗，并且最大开关频率依据降频曲线受 V_{COMP} 限制，如图 14 所示。

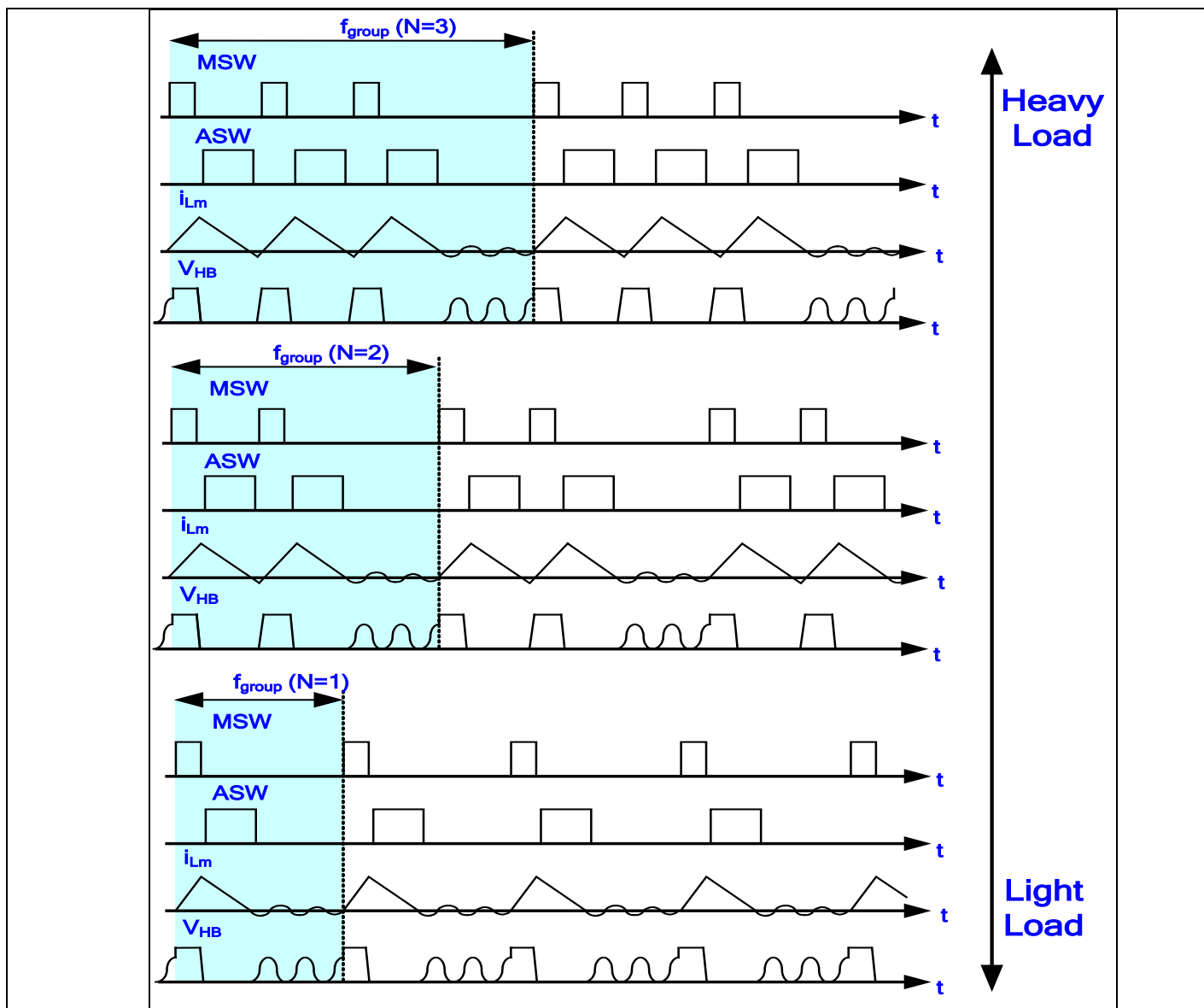


图 12. 轻重载 GPWM 操作波形

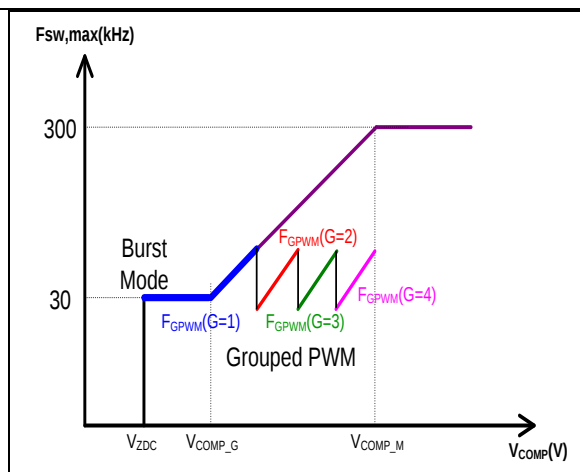


图 13. GPWM 分组脉宽操作频率

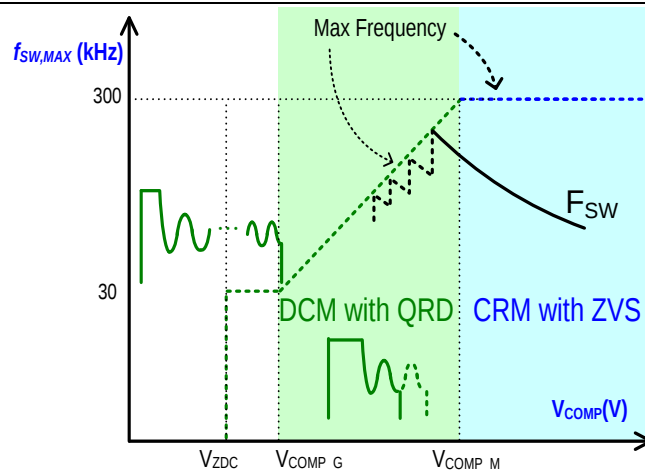


图 14. COMP 降频曲线

3.5 PCB Layout 路径说明

PCB Layout 路径说明示意图如图 15、图 16 所示

IC 信号:

避免接近高 dv/dt 节点(HB、VCR), 以避免电场耦合干扰

避免位于大电流回路内(ICR Loop), 以避免电磁耦合干扰。

GND:

AUX GND 接至 LX GND 再拉至 Bulk GND

PWM, PFC, Driver 各自元件回流至各自 IC 的 GND, 再拉至 Bulk GND

PWM Current Sensing:

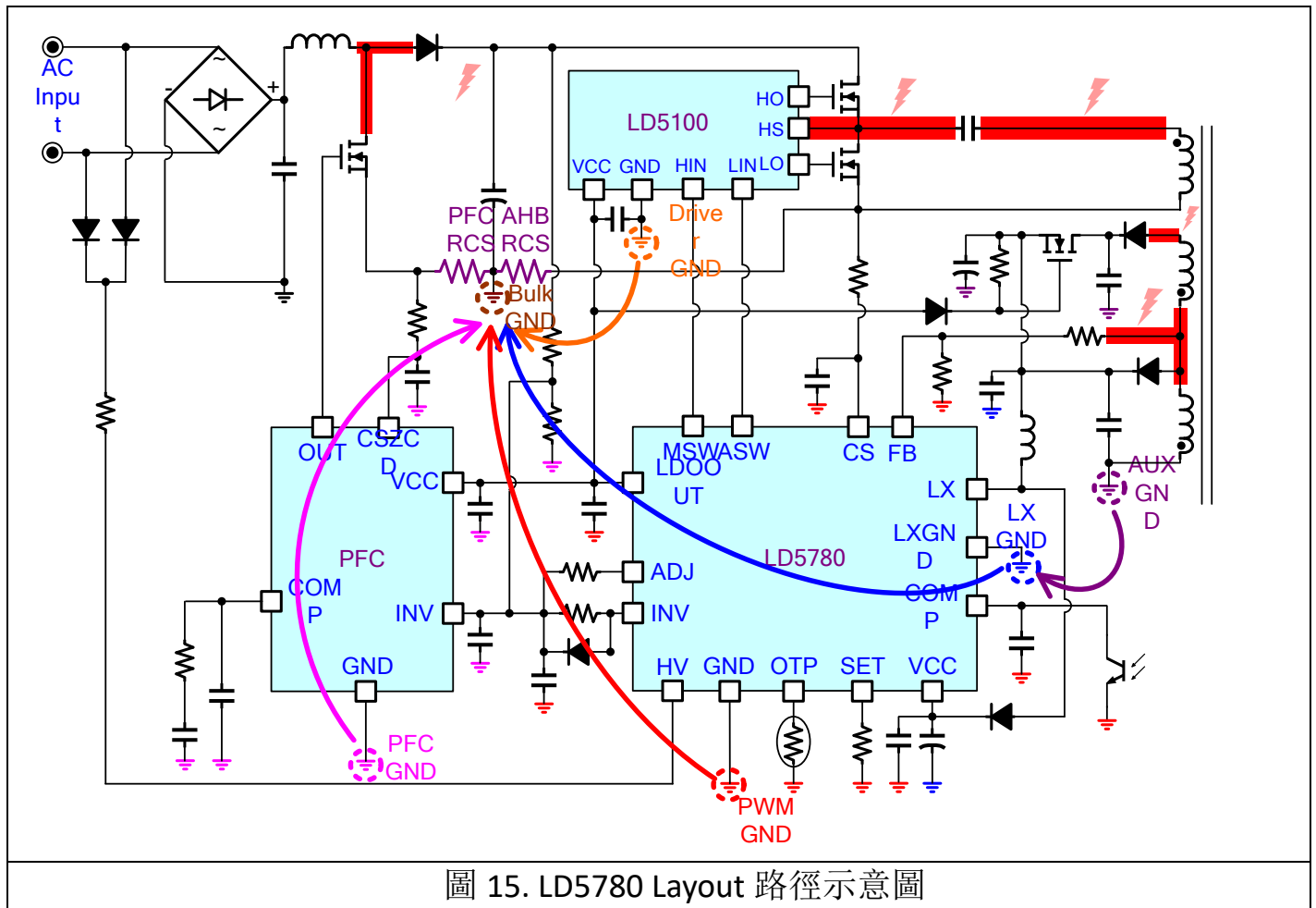
Trace 直连 RCS pin 脚, RCS 靠近 Bulk 电容, 避免引入主回路的杂讯

最小化 CS loop 面积降低 PFC 电磁干扰

RC filter 靠近 IC 端优化滤波效果

Half-bridge driver IC:

驱动开关回路面积尽可能小, 走线尽可能短, 以降低驱动回路电感的影响



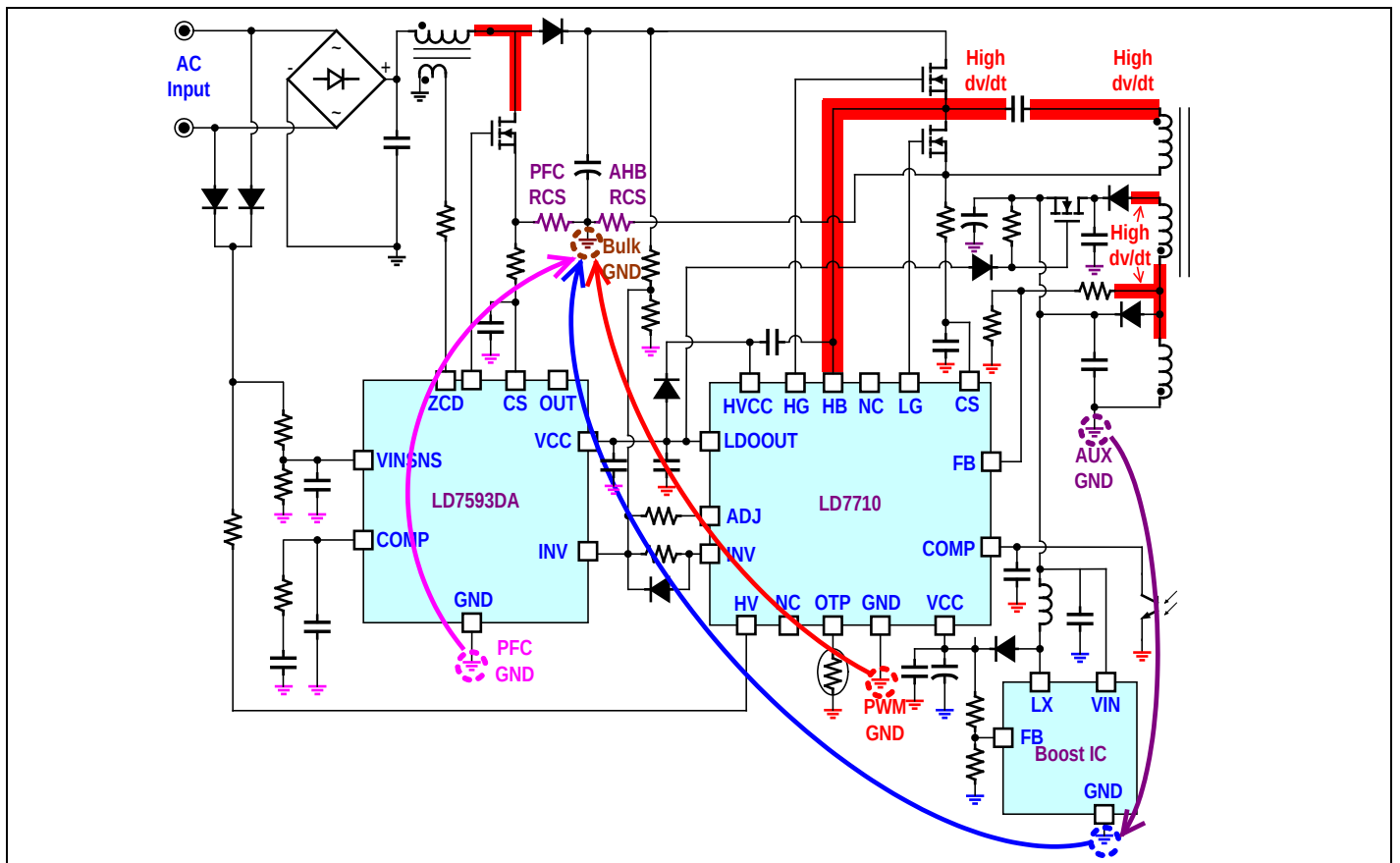


圖 16. LD7710 Layout 路徑示意圖

3.6 不对称半桥返驰式变压器设计

变压器设计 (L_p , 1st & 2nd 绕线)

L_p 设计:

For $V_{in,max} = 400\text{ V}$, $V_{o,max} = 48\text{ V}$, $I_{o,FullLoad} = 5\text{ A}$, $\frac{N_P}{N_S} = 3.4$,

$$F_{SWVoMax,FL} = 123\text{ kHz}$$

$$\text{From } I_{o,FL} = \frac{N_P}{N_S} \cdot I_{LmFullLoad,avg} = \frac{1}{2} \cdot \frac{N_P}{N_S} \cdot (I_{PP,FullLoad} + I_{PN})$$

$$\text{根据 ZVS 条件, } I_{PN} = -0.7\text{ A} \quad L_P = \frac{\frac{N_P}{N_S} \cdot V_{o,max} \cdot \frac{(1-D)}{F_{SWVoMax,FL}}}{I_{PP,FullLoad} - I_{PN}} = \frac{\frac{N_P}{N_S} \cdot V_{o,max} \cdot (1-D)}{2 \left(\frac{N_S}{N_P} \cdot I_{o,FullLoad} - I_{PN} \right) \cdot F_{SWVoMax,FL}}$$

$$= 180\text{ }\mu\text{H}$$

1ST 绕线设计:

For $R_{CS} = 0.180\text{ }\Omega$, $V_{CS,Max} = 0.8\text{ V}$, $A_e = 1.54\text{ cm}^2$, $B_{max} = 0.31\text{ Tesla}$:

$$N_P = \frac{V_{CSMax}}{R_{CS}} \cdot \frac{L_P}{A_e \cdot B_{Max}} = 16.8$$

四舍五入 $N_{PReal} = 17\text{ Turns}$

2nd 绕线设计:

$$N_{SReal} = N_{PReal} \cdot \left(\frac{N_S}{N_P} \right) = 5\text{ Turns}$$

4 通嘉 240W USB PD3.1 演示板之系统测试

LD5780(AHB)+LD5100(HB Driver)+LD7593(PFC)+ LD8529(SR) + LD6618(PD)

PCB Size: 147mm(L) x 67.5mm(W) x 27mm(H)

Power Density: 14.68 W/inch³

输出功率:48V / 5A, 36V / 5A, 28V / 5A, 20V / 5A, 15V / 3A, 9V / 3A, 5V / 3A

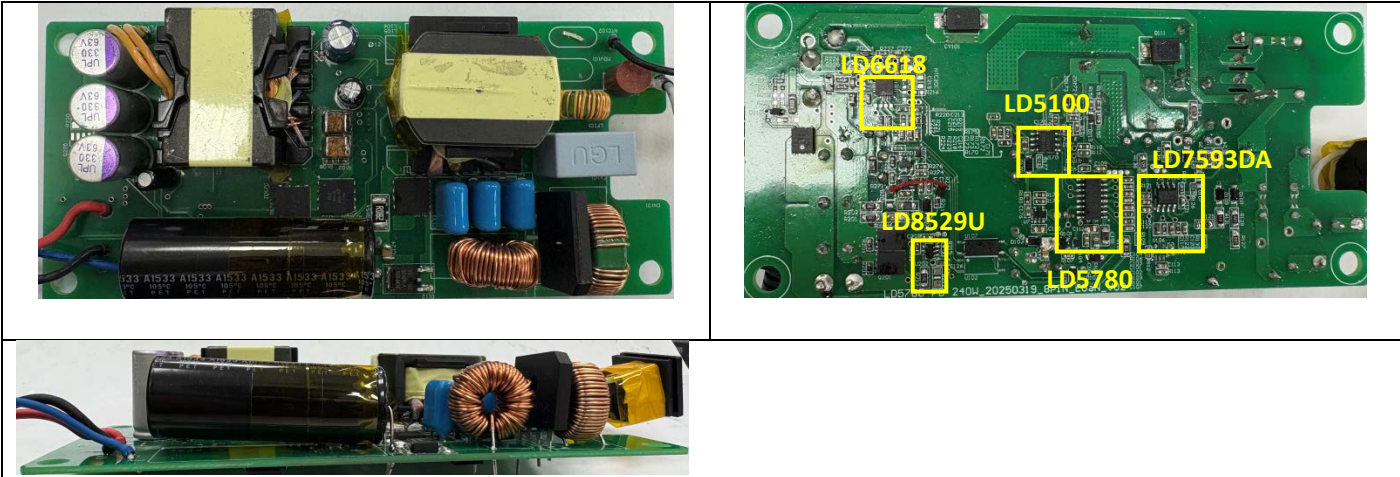


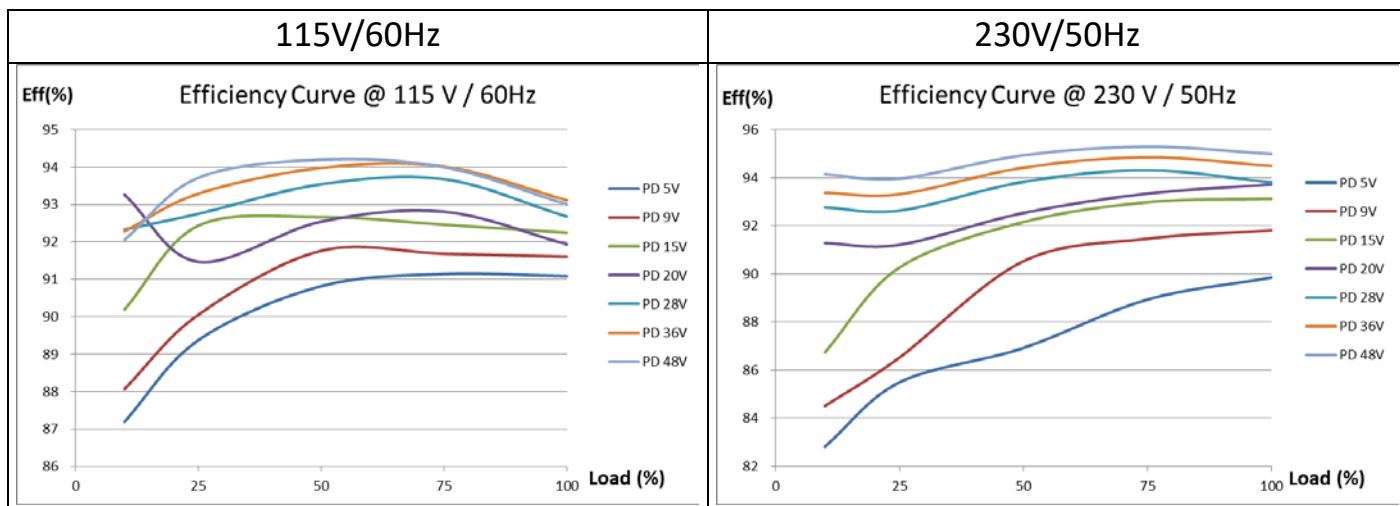
图 17. 240W USB PD3.1 演示板实体图

4.1 待机功耗测试

$V_{IN,AC}$ (V / Hz)	P_{IN} (mW)	SPEC (mW)
115 / 60	40	< 75 mW
230 / 50	66	

4.2 效率测试

Test Item	Test Condition	
Input Voltage	115 V _{AC} / 60 Hz	230 V _{AC} / 50 Hz
Output Current	100 %, 75 %, 50 %, 25 %, 10 % of Full Load	
Measured Point of Output Voltage	End of PCB	
Duration of Burn-in	30 Minutes	
Requirement	CoC Tier 2	



	115 V _{AC} / 60 Hz				230 V _{AC} / 50 Hz			
V _{BUS,SET} (V)	Load	EFF (%)	AVE EFF(%)	SPEC(%)	Load	EFF (%)	AVE EFF(%)	SPEC(%)
5	100%	91.09	90.6	> 81.84	100%	89.85	87.79	> 81.84
	75%	91.14			75%	88.93		
	50%	90.82			50%	86.92		
	25%	89.37			25%	85.49		
	10%	87.19		> 72.48	10%	82.81		> 72.48
9	100%	91.60	91.27	> 87.30	100%	91.80	90.08	> 87.30
	75%	91.68			75%	91.46		
	50%	91.76			50%	90.53		
	25%	90.05			25%	86.52		
	10%	88.07		> 77.30	10%	84.50		> 77.30
15	100%	92.24	92.45	> 88.85	100%	93.12	92.12	> 88.85
	75%	92.46			75%	92.97		
	50%	92.66			50%	92.15		
	25%	92.43			25%	90.26		
	10%	90.19		> 78.85	10%	86.74		> 78.85
20	100%	91.94	92.19	> 89	100%	93.72	92.70	> 89
	75%	92.81			75%	93.33		
	50%	92.54			50%	92.53		
	25%	91.47			25%	91.21		
	10%	93.26		> 79	10%	91.28		> 79
28	100%	92.68	93.16	> 89	100%	93.80	93.64	> 89
	75%	93.68			75%	94.31		
	50%	93.54			50%	93.82		
	25%	92.75			25%	92.63		
	10%	92.33		> 79	10%	92.76		> 79

36	100%	93.11	93.60	> 89	100%	94.49	94.27	> 89
	75%	94.01			75%	94.85		
	50%	93.98			50%	94.42		
	25%	93.29			25%	93.31		
	10%	92.28		> 79	10%	93.37		> 79
48	100%	93.01	93.73	> 89	100%	94.99	94.79	> 89
	75%	94.00			75%	95.29		
	50%	94.20			50%	94.93		
	25%	93.71			25%	93.95		
	10%	92.06		> 79	10%	94.14		> 79

结论

这套完整 240W USB PD3.1 演示板在 230VAC 输入、48V/5A 输出条件下，实测系统待机功耗低于 75mW，符合严格的欧盟 ErP 能效规范。同时，其板端峰值效率高达 94.99%，并且在全输出电压范围内的系统平均效率以及 10% 负载效率均能满足 CoC Tier 2 的要求。为因应最新的 USB PD 3.1 快充标准，透过通嘉科技多项关键技术的整合，成功实现了高功率应用所需的高性能和高效率。如果您想了解通嘉更多产品信息，可以参考如下联系方式，期待与您的合作：

E-mail: Sales@leadtrend.com.tw

