

LD7841 PSR CV for Lighting 應用

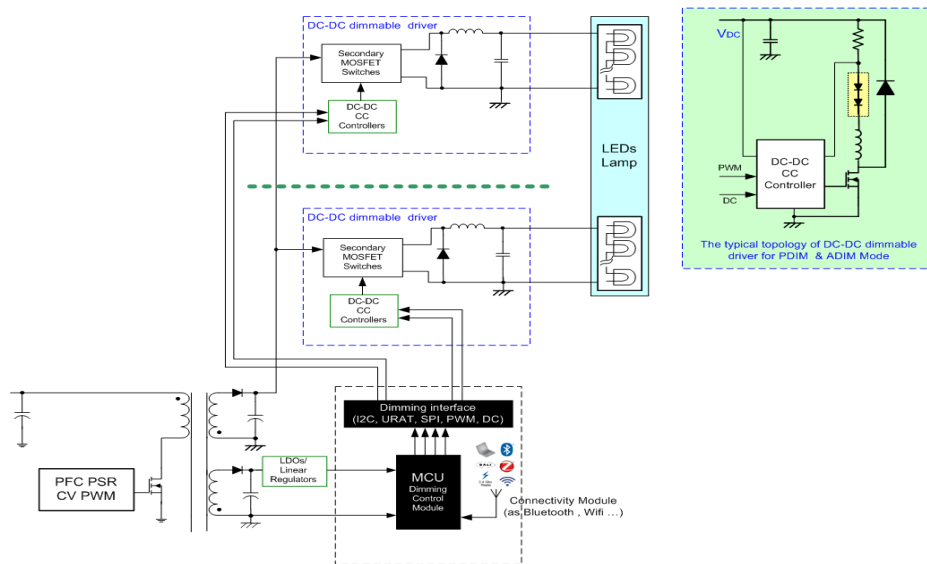
作者: 通嘉 FAE-郭龍劍

2021-Jan.

引言

自 LED 光源進入通用照明領域，逐漸取代傳統光源，日益佔據照明的核心領域。其除了耗能少、無污染、不含汞、壽命長等優點外，可控性強是別於傳統光源的鮮明特點。隨著 LED 照明技術的應用成熟，可進行調光調色的特性使燈具不再只是照明的工具而已，它更能因應需求營造不同的燈光效果。此外，它與物聯網、智慧控制領域高度的契合性在照明技術成熟的當前得以充分表現，也讓智慧照明藍海市場變為現實。

隨著 LED 照明應用廣泛，所以為了有健康舒適的照明環境，法規對 LED 燈具性能要求也越來越嚴格；在 LED 燈具初級階段，為了滿足 PF 與 THD，考慮成本，室內照明大部分架構採用單級 PFC，所以工頻紋波很大，採用手機拍攝有明顯看到水紋波，而此頻閃對人體產生的影響也逐步引起的重視。為了滿足無頻閃要求，最初都是輸出通過加去頻閃電路，但此電路弊端就是損耗效率，輸出電流越大，損耗越大，導致應用上的限制；另外若採用 PFC+反激兩級式電路，可以滿足高 PF 與低紋波，但成本高；相對前面兩種架構，PSR CV+DC-DC 這種架構應用而生，在既可以滿足高 PF 與低紋波情況下，成本上也介於二者之間，而隨著智慧照明的興起，此設計優勢更加明顯，主要原因是待機時調光模組供電及同時可支援多路 DC-DC 輸出（如圖一）。



圖一 PSR CV+DC-DC (MCU Dimming Control)

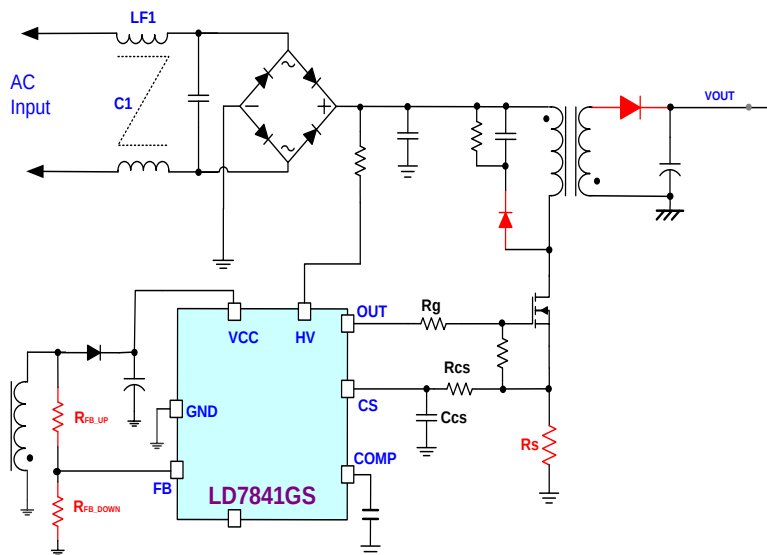
近期歐盟也因應智慧調光的廣泛也發佈了新版諧波電流發射標準 EN IEC 61000-3-2:2019,歐洲電工標準化委員會 (CEN/LEC) 網站最新資訊，該版本最快將於 2022 年 3 月 1 日替代目前使用的版本 IEC 61000-3-2:2014。其主要是照明設備要求有較大的差異，此標準適用於連接到公用電力系統的每相額定輸入電流不大於 16A 的設備，與舊版標準相比，標準中主要變化如下：

- 更新額定功率 $\leq 25W$ 的照明設備的諧波電流發射限值，以考慮新型照明設備
- 增加 5W 分界線，照明設備小於 5W 無諧波電流發射限值

近年來隨著智慧照明系統興起，光源可以進行調光調色，從而新標準規定了 $5W \leq P \leq 25W$ 照明設備需要增加諧波電流測試，涵括產品類別非常廣泛，包括櫥櫃燈，球泡燈，調光型小夜燈等小功率的 LED 燈具。

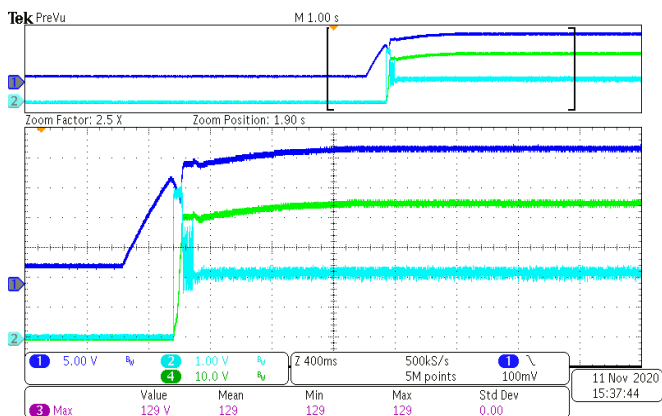
通嘉 PSR CV 方案-LD7841

通嘉開發了新一代高功率因數原邊回饋恒壓方案 LD7841, 它採用變化導通時間及限頻操作模式, 使系統輕易達到相關要求; 輸出電壓採用原邊回授並做膝點取樣, 讓輸出電壓更加精準; 為了全電壓範圍開機時間小於 0.5 秒要求, 內置高壓啟動及採用軟啟動邏輯, 使輸出電壓開機期間無過沖現象; 新型 THD 補償機制及導通時間監控, 使系統能維持高功因 (PF>0.9) 及低電流諧波 (THD<20%) 並維持待機時功耗小於 0.5W 等電氣要求; 另外, LD7841 具有完善的保護功能, 包括 BNI/BN0, VCC OVP, FB OVP, OLP, OSCP, SDSP... 等, 典型應用如下:

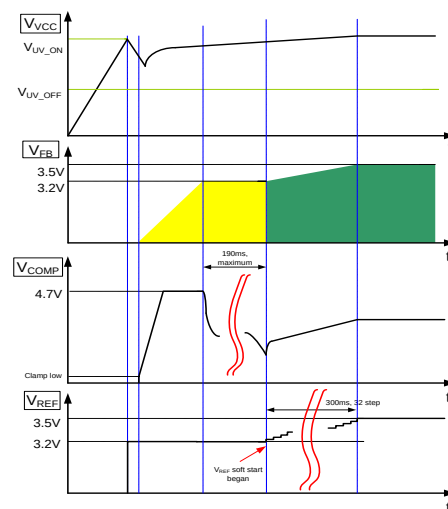


圖二 典型應用

LD7841 恒壓軟啟動工作邏輯



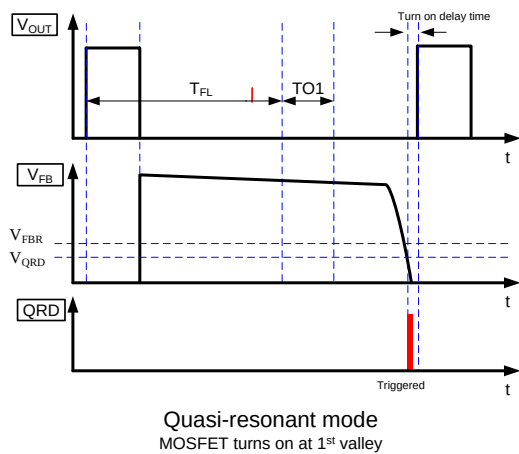
CH1:VVCC,CH2:VCOMP,CH4:VOUTPUT



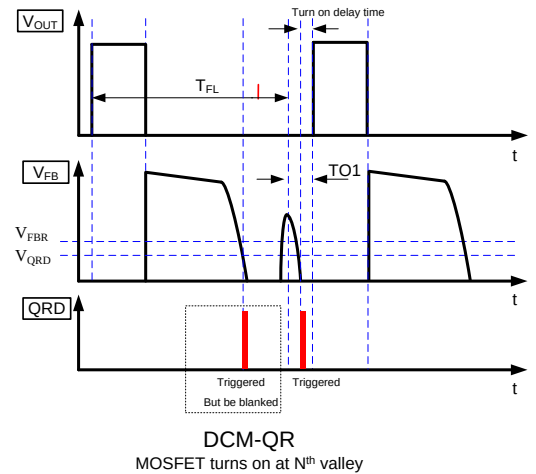
圖三 VREF 啟動時序

當 $V_{CC} > UVLO_ON$ 時, IC 確定 IC 內部各個邏輯正常後, COMP pin 電壓迅速爬升至 $V_{CMP_OPEN}=4.7V$, Ton 開最大打出能量, 讓輸出電壓迅速建立, 此時內部 VREF 基準電壓限制為 3.2V, 當 VFB 檢測電壓為 3.2V 時, COMP pin 電壓迅速下拉, 回授開始建立, 震盪時間在 190ms 以內, VREF 基準電壓從 3.2V 慢慢上升到 3.5V, 時間持續 300ms, 回授逐漸穩定, 從而實現 VREF 基準軟啟動, 讓輸出電壓無過沖現象。

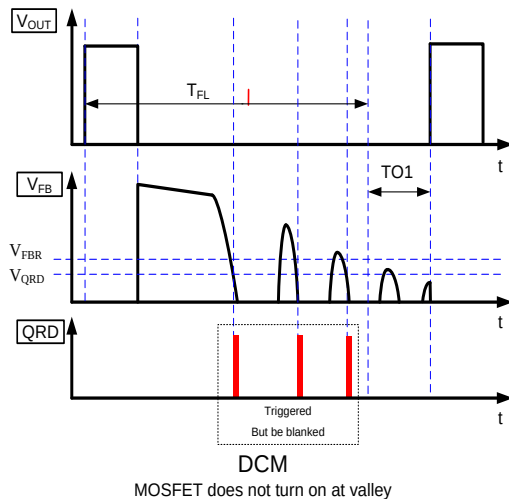
LD7841 QR,QR-DCM,DCM 混模工作模式



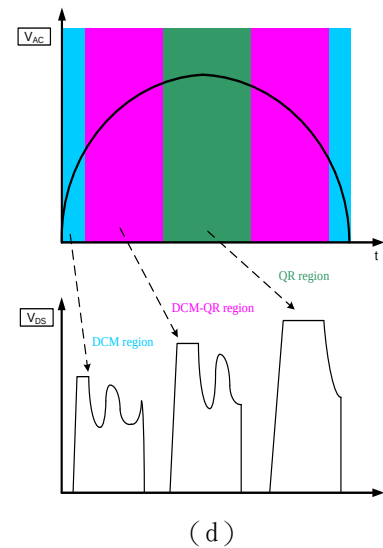
(a)



(b)



(c)



(d)

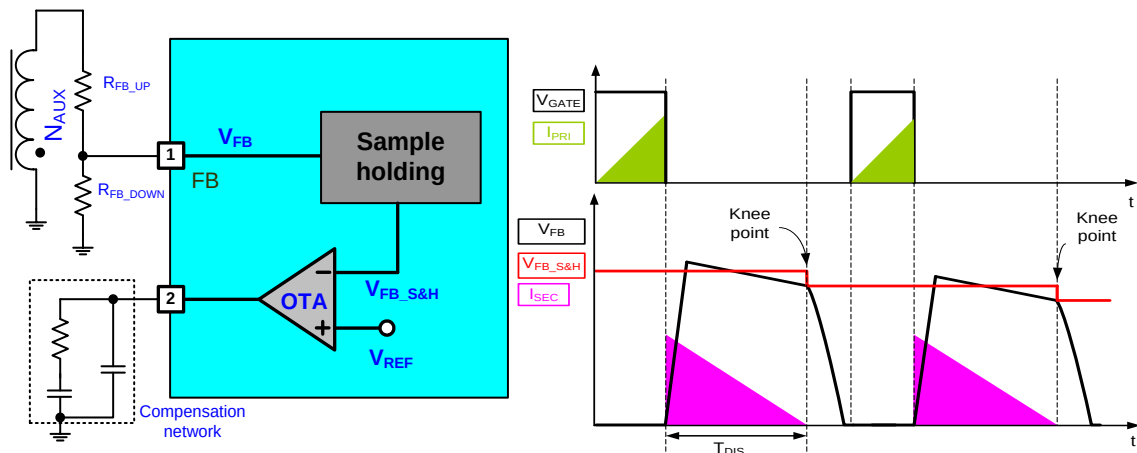
圖四 工作模式

- 1.1 $T_{FL}=1/F_{SW_LIMIT}$, $T_{O1} \approx 5\mu S$. And $T_{O2} \approx (T_{FL}+125\mu S)$ 。
- 1.2 通過檢測 FB pin 不同上升 V_{FBR} 電壓，IC 可以工作 QR 或者 DCM；如果 QRD 信號觸發在 T_{O1} 時間後但 T_{O2} 時間前，IC 直接在第一個穀底導通，如圖四（a）所示。
- 1.3 如果 QRD 信號觸發在 T_{FL} 結束前，此時 QRD 觸發 IC 不會打開 MOS，等到 T_{FL} 結束 QRD 信號再次觸發，MOS 會在 T_{O1} 時間內諧振穀底導通，如圖四（b）所示。
- 1.4 如果 QRD 信號在 T_{FL} 結束前都沒有觸發，等 T_{O1} 時間結束後 MOS 直接導通，如圖四（c）所示。
- 1.5 LD7841 在一個半波內可能會工作在 QR，QR-DCM，DCM 三種模式，通過混模及限頻方式可以改善重輕載效率，如圖四（d）所示。

LD7841 功能及應用說明

FB (Pin1)功能: 輸出電壓偵測、QR 切換偵測、最大導通時間設定、過電壓/欠電壓保護，附加 IC 腳斷路及開路保護

1. 輸出電壓偵測

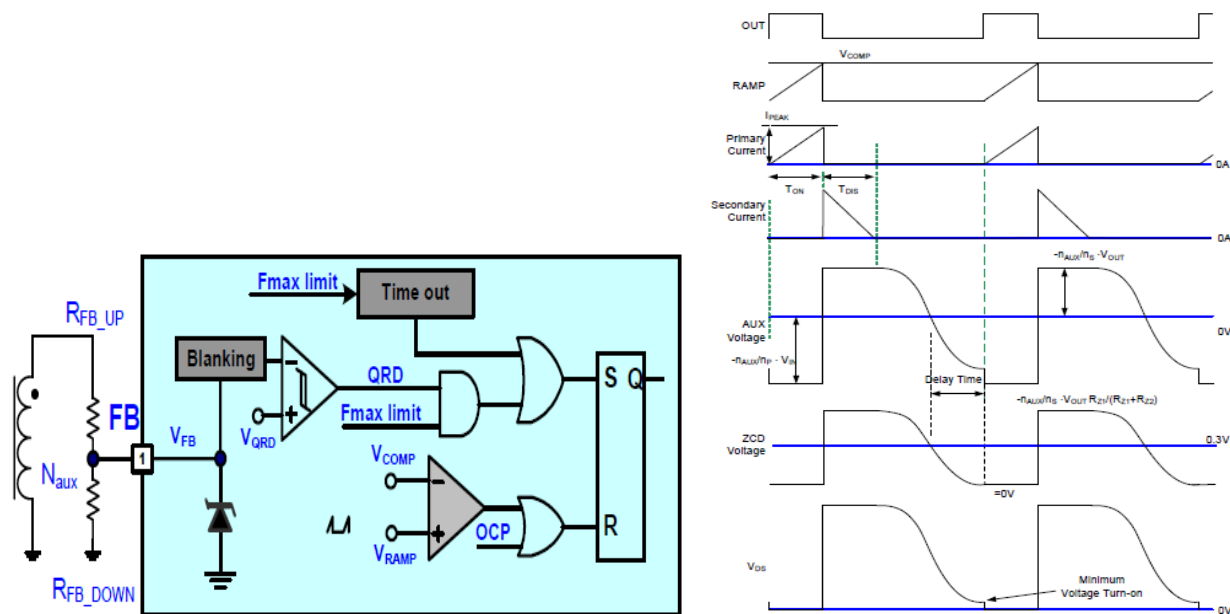


圖五 FB 電壓偵測

當二次側電流剛好泄放到零時，一次側諧振開始，通嘉通過引入膝點偵測技術，FB 取樣轉捩點波形電壓並保持到下一個開關波形，這樣可以消除變壓器電流對二次側整流管 VF 受順向電流大小而影響，計算公式如下：

$$V_{OUT} = (V_{REF} \times \frac{N_{SEC}}{N_{AUX}} \times \frac{R_{FB_UP} + R_{FB_DOWN}}{R_{FB_DOWN}}) - V_F$$

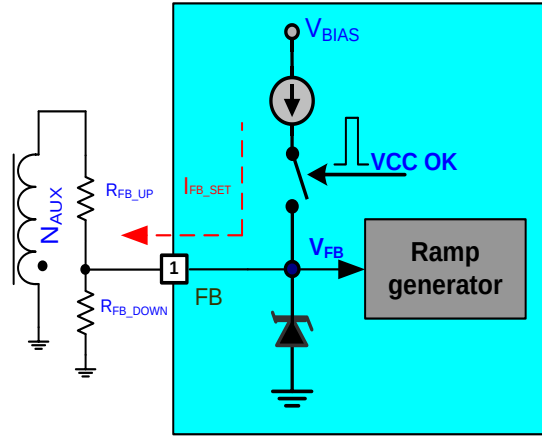
2. QR 切換偵測



圖六 ZVS 偵測

V_{FB} 檢測到輔助繞組電壓，當電壓下降低於 V_{QRD} 時，變壓器電流降到零，QRD 信號觸發，驅動會打開 MOS。

3. 最大導通時間設定



圖七 Ton MAX 設定

當 $V_{CC} \geq UVLO_ON$ 及 BNI 已經觸發時，LD7841 內部吐出恒流源並延時一個時間檢測通過 R_{FB_T} 產生的電壓來設定最大導通時間，設定參考表一：

T_{MAX_N}	$R_{FB_T} = \frac{R_{FB_UP} \times R_{FB_DOWN}}{R_{FB_UP} + R_{FB_DOWN}}$	Max. on Time @ $V_{HV}=100V_{DC}$	R_{FB_T} Suggestion
T_{MAX_1}	$25k\Omega \geq R_{FB} \geq 18k\Omega$	$27\mu s$	$20k\Omega$
T_{MAX_2}	$12.5k\Omega \geq R_{FB} \geq 7.5k\Omega$	$17\mu s$	$10k\Omega$

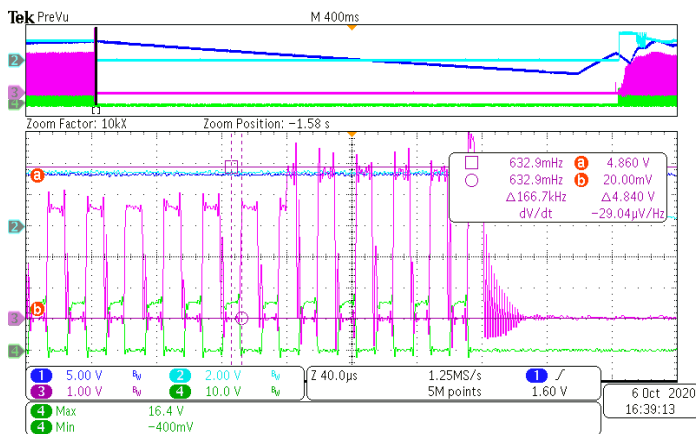
表一 最大 Ton 時間設定

LD7841 操作時會通過偵測 HV Pin 改變最大導通時間值進而補償 COMP pin 位元准，補償電壓範圍在 $100V_{DC}$ - $420V_{DC}$ ，計算公式：

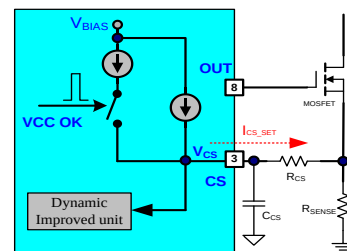
$$T_{ON_MAX} = T_{MAX_N} \times K_{TON}$$

$$K_{TON} = \frac{100V}{V_{HV_PEAK}}$$

4. 過電壓保護



CH1:V_{CC}, CH2:V_{COMP}, CH3:V_{FB}, CH4:V_{GATE}

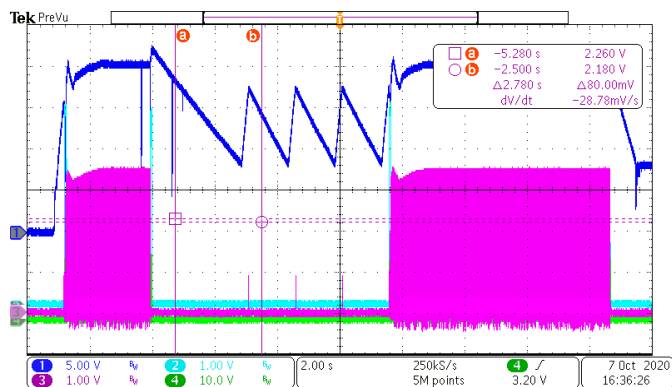


ITEM	$R_{CS} (\Omega)$	$V_{FB_OVP} (V)$
SET0	≤ 300	4.0
SET1	≥ 700	4.2

圖八 FB OVP 保護，OVP 限值通過 R_{CS} 設定

在正常工作時如果 R_{FB_UP} 電阻短路或者 R_{FB_DOWN} 電阻開路，一旦 V_{FB} 電壓高於 $V_{FB_OVP_0}$ （典型值 4.0V）或者 $V_{FB_OVP_1}$ （典型值 4.2V），並連續檢測到 4 個週期，LD7841 會觸發過電壓保護並立即關斷驅動至 IC 重新啟動 1 次後再觸發保護，直到故障解除。

5. 欠電壓保護



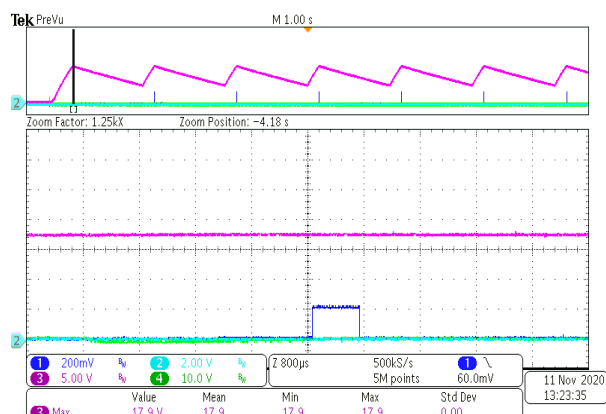
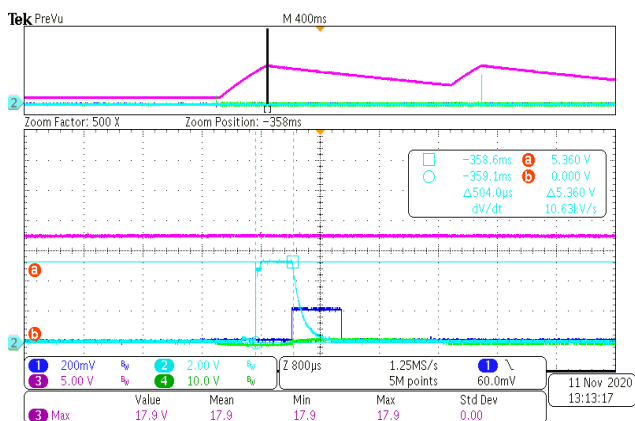
Protection mode	
FBUVP	4 Hiccup
Trigger condition	
$V_{FB} < V_{FB_UVP}$ (0.8V, typ.) and T_{DEB_OSCP} (56ms, typ, Not including TSS12)	

CH1:V_{VCC}, CH2:V_{COMP}, CH3:V_{CS}, CH4:V_{GATE}

圖九 FB UVP 保護

在正常工作時如果輸出短路，經過變壓器反射到 VCC 繞組電壓也會下降，當 V_{FB} 電壓低於 V_{FB_UVP} （典型值 0.8V）並持續時間達到 56ms，LD7841 會強制關斷驅動，同時 IC 打嗝 4 次後啟動保護直到故障解除；如果 R_{FB_UP} 電阻開路或者 R_{FB_DOWN} 電阻短路，也會觸發 FB UVP 保護。

6. IC 腳斷路及開路保護

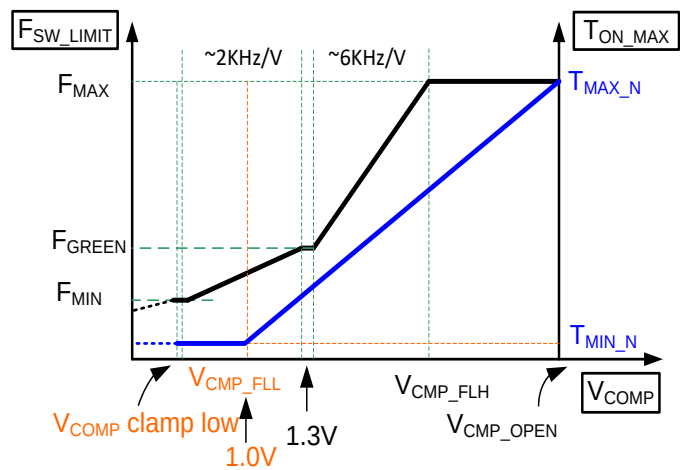


圖十 FB pin 開機 open/short 保護

當 LD7841 $V_{CC} > UV_{LO_ON}$ 時，FB pin 內部恒流源會先吐電流，如果 FB pin 開路或者懸空， $V_{FB_SET} > 2.7V$ （典型值），LD7841 會進入 FB pin open 保護；如果 FB pin 短路到 GND， $V_{FB_SET} < 0.35V$ （典型值），LD7841 會進入 FB pin short 保護。

COMP (Pin2)功能: 環路補償及頻率限制、輸出超載保護

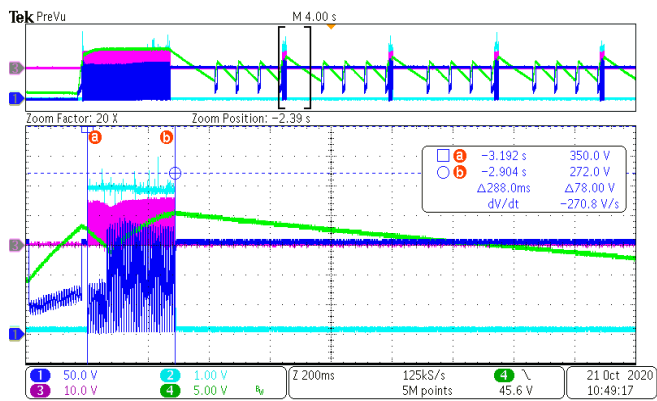
1. 最大導通時間及頻率限制



圖十一 最大導通時間及限制頻率曲線 v. s VCOMP

LD7841 為了優化輕載效率而做了限頻處理，FMAX 頻率為 90KHZ，FMIN 頻率為 500HZ，其 FGREEN 頻率為 14KHZ 的工作方式。

2. 輸出超載保護(Over load Protection)



Protection mode	
OLP	4 Hiccup
Trigger condition	
$V_{COMP} \geq V_{OLP}$ (4.5V, typ.) and T_{DEB_OLP} (210ms, typ.)	

CH1:VHV,CH2:VCOMP,CH3:VGATE,CH4:VVCC

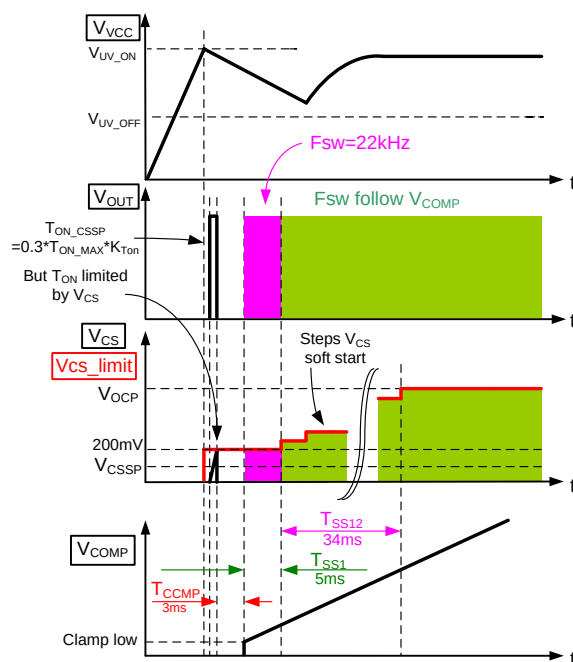
圖十二 OLP 保護

輸出負載逐漸增加時，VCOMP 電壓會逐漸升高，當 $V_{COMP} \geq V_{OLP}=4.5V$ （典型值）及時間持續 $T_{DEB_OLP}=210mS$ （典型值），IC 觸發 OLP 保護，IC 打嗝 4 次重啟後繼續保護直至故障解除

CS (Pin3)功能：峰值電流限制、二次側整流子短路保護、腳短路/開路保護、動態偵測參數設定

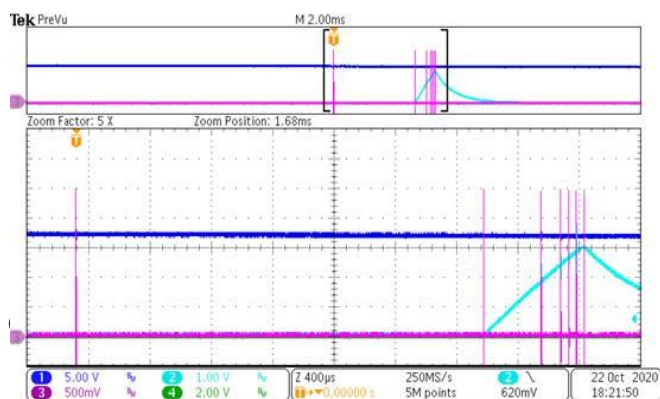
1. 峰值電流限制

- 1.1 LD7841 VCC > UVLO_ON 時, LD7841 第一個 Ton 先確認 CS short 回路，確認 OK，IC 開始進入軟啟動回路，軟啟動時間 TSS= TSS11+ TSS12。
- 1.2 進入 TSS11=5ms（典型值），開關頻率以 $F_{sw} \leq 22\text{KHz}$ （典型值）開始工作， T_{ON} 大小被 V_{COMP} 及 V_{CS} 控制，此時 $V_{CS}=0.2\text{V}$ （典型值）。
- 1.3 進入 TSS12=34ms（典型值），開關頻率 F_{sw} 和 T_{ON} 由 V_{COMP} 及 V_{CS} 共同控制， V_{CS} 值從 0.2V 逐漸增加到 0.8V。
- 1.4 進入正常工作後， V_{CS_MAX} 有兩個限值，當 $V_{HV} \leq V_{LLINE}$ & T_{DEB_HVHL} ， $V_{CS_MAX}=1\text{V}$ （典型值），當 $V_{HV} \geq V_{HLINE}$ & T_{DEB_HVHL} ， $V_{CS_MAX}=0.8\text{V}$ （典型值）。



圖十三 啟動期間至正常操作時的峰值電流檢測變化

2. 二次側整流二極體短路保護 (Secondary Diode Short Protection)

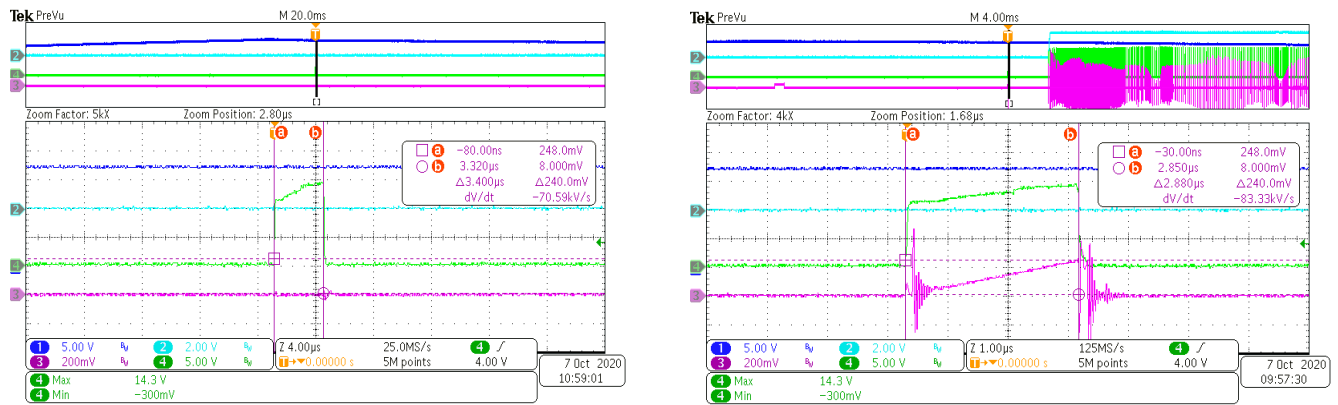


Protection mode	
SDSP	8 Hiccup
Trigger condition	
$V_{CS} \geq V_{OCP2}$ (0.7V, typ.) and T_{DEB_DSP} (7 switching cycle.)	

圖十四 SDSP 保護

當二次側整流二極體短路時，LD7841 在 LEB 時間內檢測超過 $V_{CS} \geq V_{OCP2}$ (0.7V 典型值)，並且持續 7 個週期，就會觸發 SDSP 保護，IC 打嗝 8 次再重新開機觸發保護直到故障解除。

3. IC 腳短路保護 (CSSP)



CH1:V_{VCC}, CH2:V_{COMP}, CH3:V_{CS}, CH4:V_{GATE}

圖十五 啟機前 CS short 保護及正常開機 CS 波形

3.1 IC 達到 BNI 電壓後，LD7841 會先打一跟脈衝去檢測 CS 是否短路，第一根脈衝時間計算如下：

$$T_{ON_CSSP} \approx 0.3 \times (K_{TON}) \times T_{MAX_N}$$

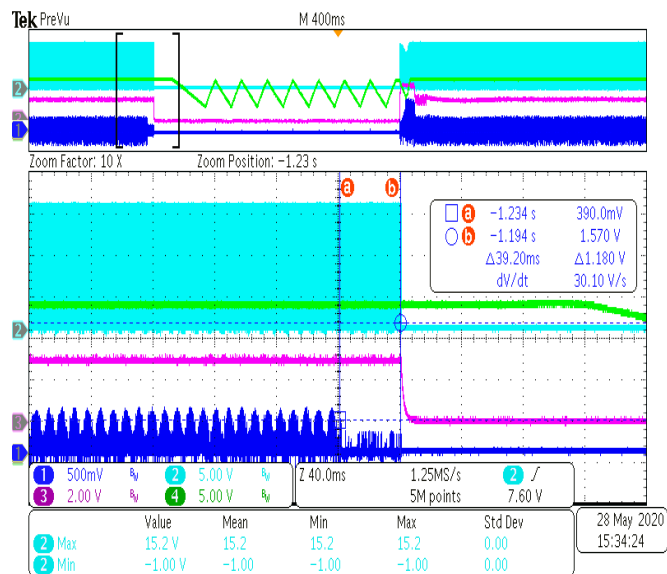
$$K_{TON} = \frac{100V}{V_{HV_PEAK}}$$

3.2 CS 限制電壓為 0.2V (典型值) 在 T_{ON_CSSP} 。

3.3 如果啟動前 $VCS \geq 100mV$, LD7841 在 TCCMP (3ms) 後可以正常工作。

3.4 如果啟動前 $VCS < 100mV$, CSSP 保護功能被觸發, VCC 進入打嗝 8 次再次啟動保護直到故障解除。

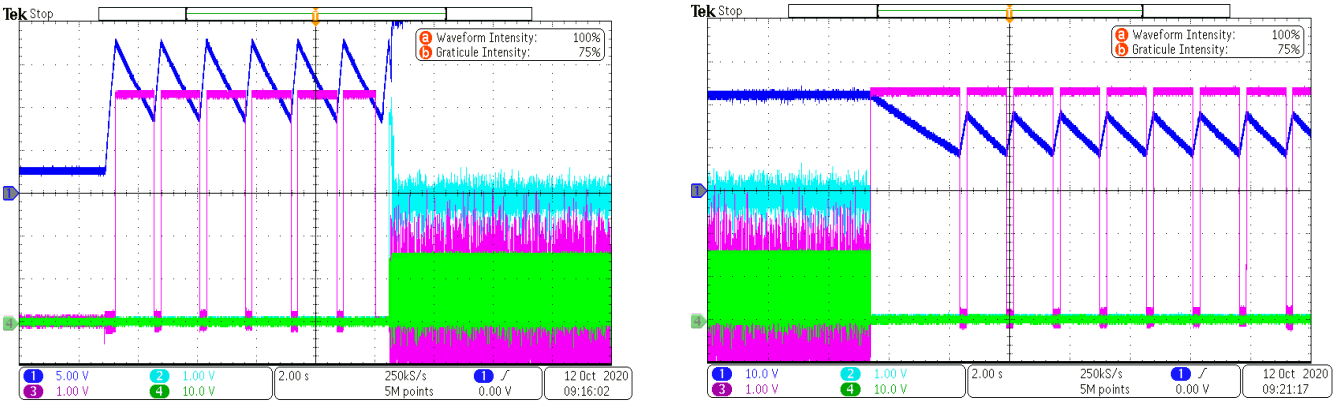
3.5 如果在啟動之後 $VCS < 100mV$, 且 $VCOMP > 2V$ 並持續 56ms 後, CSSP 護功能被觸發, LD7841 強制關掉驅動, VCC 進入打嗝 8 次再次啟動保護直到故障解除。



CH1:V_{CS}, CH2:V_{GATE}, CH3:V_{COMP}, CH4:V_{VCC}

圖十六 正常工作後 CSSP 保護

4. IC 腳開路保護(CSOP)



圖十七 開機前及正常工作後 CS open 保護

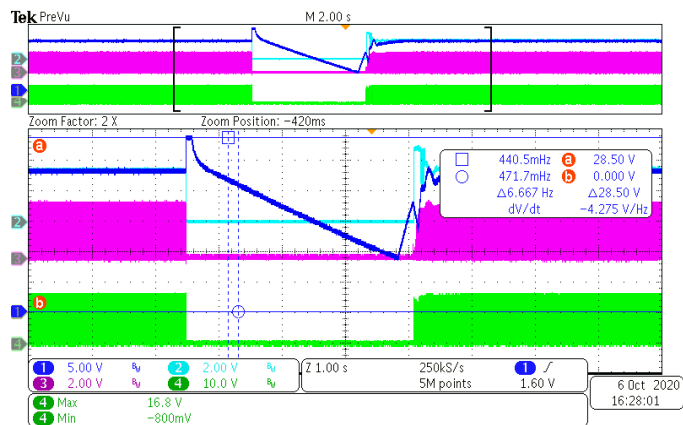
- 4.1 當 VCC>UVLO_ON 後，LD7841 CS pin 先內部會吐出一個固定電流偵測，如果啟動前 CS pin 開路或者懸空，CSOP 保護會被觸發。
- 4.2 在正常工作後，LD7841 CS pin 內部會吐出一個 10uA(典型值)電流偵測，一旦 VCS 電壓高於 VCS_OP=2.5V(典型值)，CSOP 保護會被觸發。

5. 動態偵測參數設定

ITEM	R _{CS} (Ω)	USD	OSD1	OSD2	OSD3	V _{FB_OVP} (V)
		Percentage to V _{REF} (%)				
SET0	≤ 300	-4.3	+4.3	+7.85	+12.5	4.0V
SET1	≥ 700	-7.85	+7.85	+12.5	+17.5	4.2V

表二 輸出動態改善設定參考

- 5.1 輸出動態變化導致電壓有 OVER SHOOT 時，當 V_{FB_S&H} > OSD1+HYS，V_{COMP} 會被 DIU（動態改善單元）強制下拉，直到 V_{FB_S&H} < OSD1-HYS，在第一級 OSD1 動態改善時，Ton 和 F_{SW} 受 V_{COMP} 控制。
- 5.2 第一級 OSD1 還不能控制輸出電壓 OVER SHOOT，當 V_{FB_S&H} > OSD2, 3+HYS，V_{COMP} 會被 DIU（動態改善單元）再強制下拉，直到 V_{FB_S&H} < OSD2, 3-HYS，在第二、三級 OSD2, 3 動態改善時，Ton 受 V_{COMP} 控制，但 F_{SW} 被固定打 T02（1/F_{SW}+125uS）。
- 5.3 輸出動態變化導致電壓有 UNDER SHOOT 時，當 V_{FB_S&H} < USD-HYS，V_{COMP} 會被 DIU（動態改善單元）強制上升，直到 V_{FB_S&H} > USD+HYS，在 USD 過程中，Ton 和 F_{SW} 受 V_{COMP} 控制。

CH1: V_{VCC} , CH2: V_{COMP} , CH3: V_{FB} , CH4: V_{GATE}

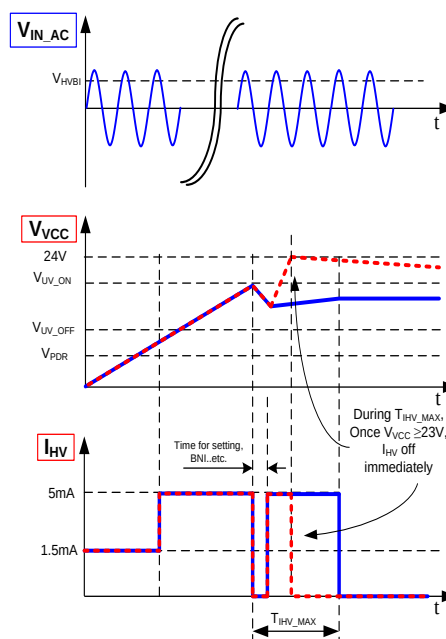
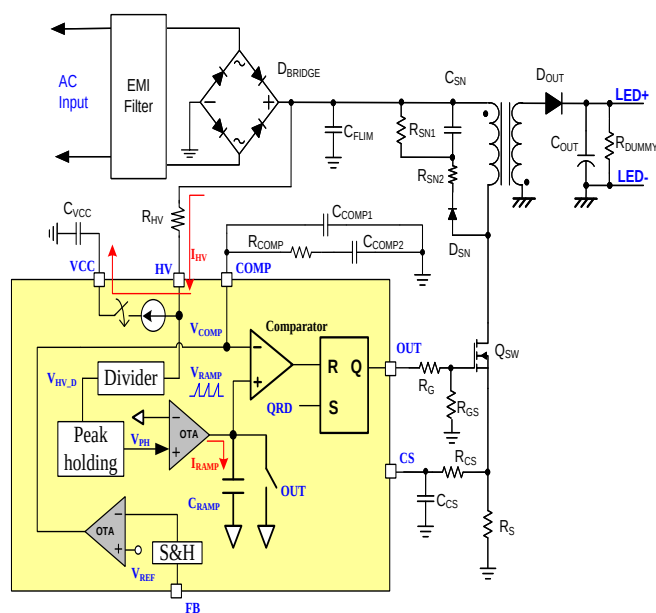
Protection mode	
VCCOVP	1 Hiccup
Trigger condition	
$V_{VCC} \geq V_{CC_OVP}$ (27.5V, typ.) and T_{DEB_OVP} (150us, typ.)	

圖十八 VCC OVP 保護

在系統正常工作時，通過 DC 電源強制灌入 VCC pin，當 $VCC \geq VCC_OVP$ (27.5V，典型值)，並延時 150uS (典型值) 後，立即觸發 OVP 保護，強制關掉驅動，故障解除後可恢復正常工作。

HV (Pin8)功能: HV 啟動、BNI/BNO 保護、High/Low Line 偵測

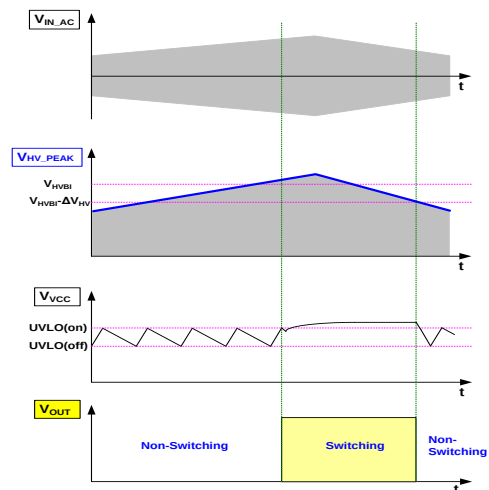
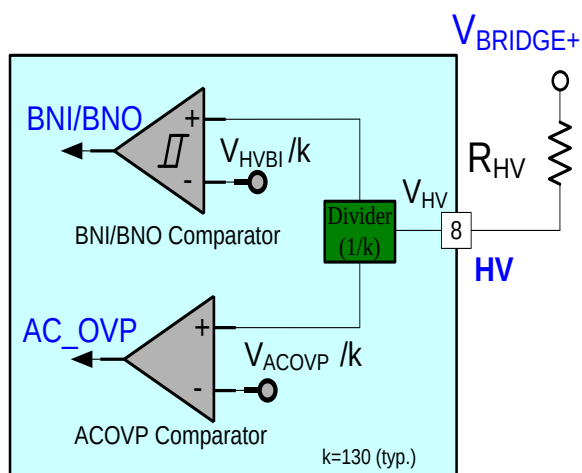
1. HV 啟動



圖十九 HV 啟動回路

- 1.1 AC 上電內部 HV JEFT 打開 VCC 電容開始充電，當 $VCC > UVLO_ON$ 時，HV JEFT 關閉，BNI 開始設定。
- 1.2 當 BNI 觸發成功後，HV JEFT 再次打開給 VCC 電容充電， $T_{IHV-MAX}$ 是 65ms（典型值）。但在 $T_{IHV-MAX}$ 時間內，一旦 VCC 電壓大於 22V， I_{HV} 立刻關閉。

2. BNI/BNO/AC_OVP 保護



圖二十 BNI/BNO/AC OVP 保護

2.1 AC 上電後，LD7841 通過 CS pin 設定動態範圍後，才通過偵測 HV pin 電壓 V_{HV} 。

2.2 當 $V_{CC} > UVLO_{ON}$ ， V_{HV_PEAK} 大於 V_{HVBI} 電壓（100VDC，典型值），BNI 功能觸發，IC 開始打驅動。

2.3 當 BNI 功能觸發後，一旦 V_{HV} 電壓低於 $V_{HVBI} - \Delta V_{HV}$ （15VDC，典型值），時間持續 $T_{BNO}=15ms$ （典型值），IC 關閉驅動。

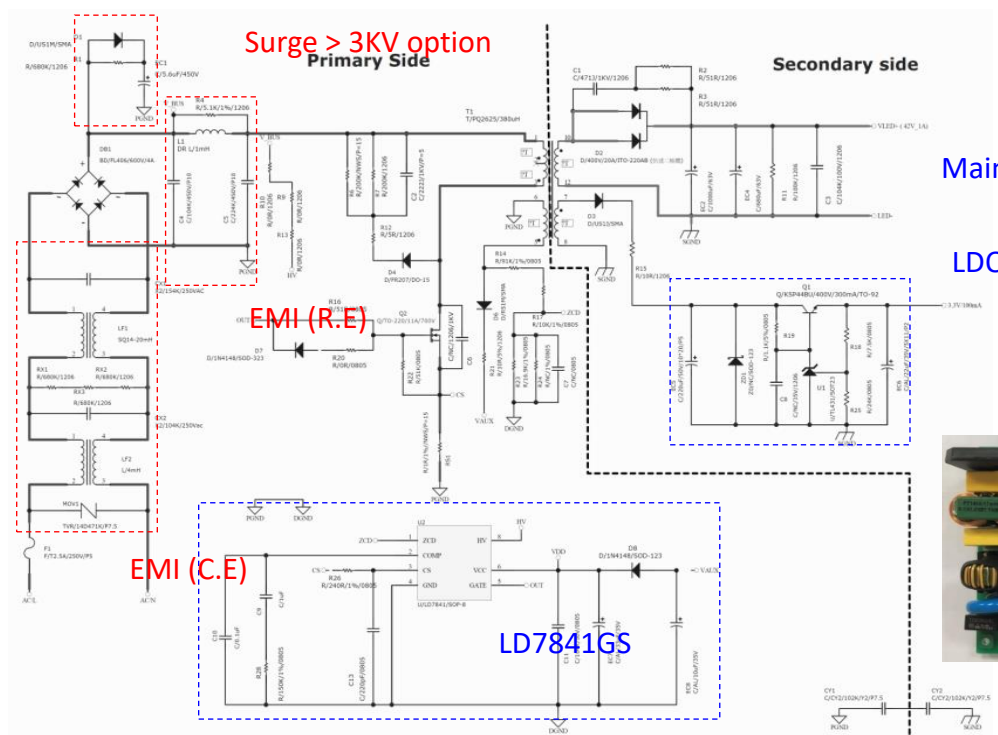
3. High/Low Line 偵測

$V_{CC} > UVLO_{ON}$ ，IC 會偵測 HV pin 電壓 V_{HV} ， $V_{HV} \leq V_{LLINE}=205VDC$ （典型值） & $T_{DEB_HVHL}=15ms$ （典型值）， $V_{CS_MAX}=1V$ （典型值），當 $V_{HV} \geq V_{HLINE}=230VDC$ （典型值） & $T_{DEB_HVLH}=15ms$ （典型值）， $V_{CS_MAX}=0.8V$ （典型值）。

LD7841 DEMO 設計範例

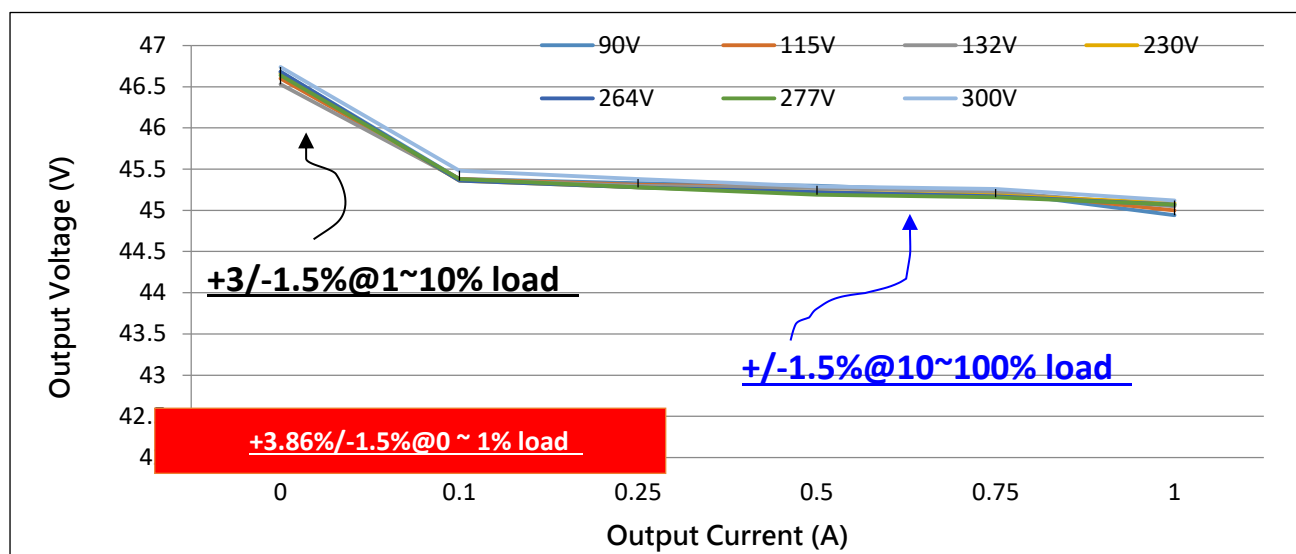
1. 設計規格

Category	Item	Spec
INPUT	Voltage	90~277Vac
	Frequency	47~63Hz
	THD	<10%@50% load, <20%@30% load
	PF	>0.9 @ 50% load
	Power saving	<0.2W @ No load
	Efficiency	>90% @ 50% Load
OUTPUT	V _{OUT_MEAN}	45V+/-5%
	V _{OUT_MAX} @dynamic	<V _{OUT_MEAN} *110%
	V _{OUT_MIN} @dynamic	>V _{OUT_MEAN} *90%
	I _{OUT_MEAN}	0~1A
	V _{OUT,MCU}	3.0~3.3V
	I _{OUT,MCU}	0~20mA,max



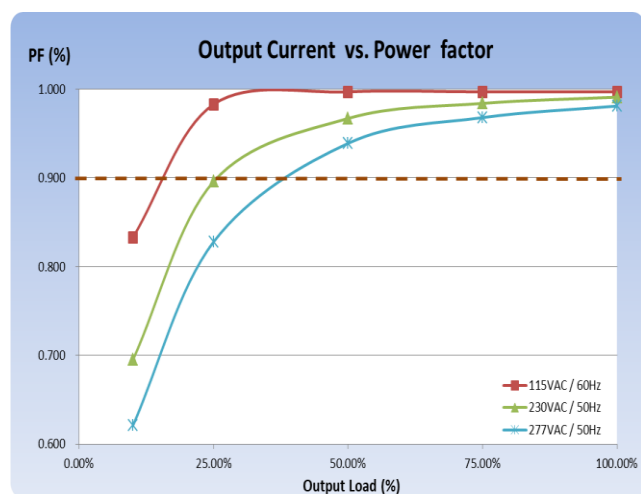
圖二十一 DEMO 原理圖及實物

2. 輸出電壓線性及負載調整率

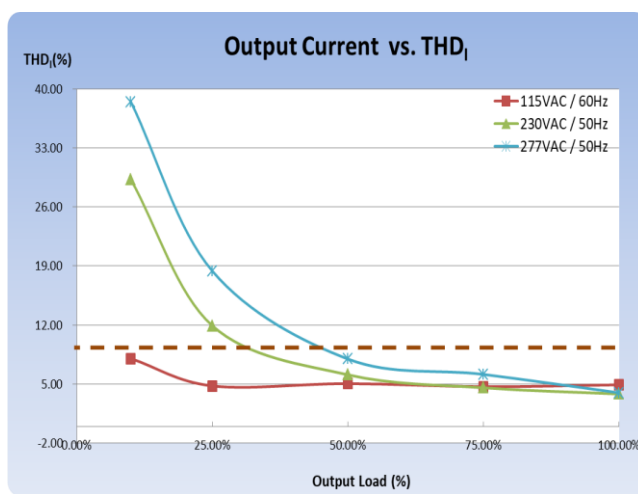


When Dummy load 100Kohm						
	Iout=0A	Iout=0.1A	Iout=0.25A	Iout=0.5A	Iout=0.75A	Iout=1.0A
Vin(VAC)	單組輸出 Vout(V)					
90V	46.68	45.38	45.33	45.3	45.22	44.94
115V	46.6	45.38	45.31	45.28	45.23	45
132V	46.53	45.37	45.3	45.27	45.22	45.05
230V	46.66	45.36	45.28	45.22	45.18	45.09
264V	46.68	45.36	45.28	45.22	45.17	45.07
277V	46.64	45.38	45.28	45.19	45.16	45.07
300V	46.74	45.48	45.38	45.29	45.26	45.12

3. 總電流諧波 (THD) 與功率因數 (PF) 測試

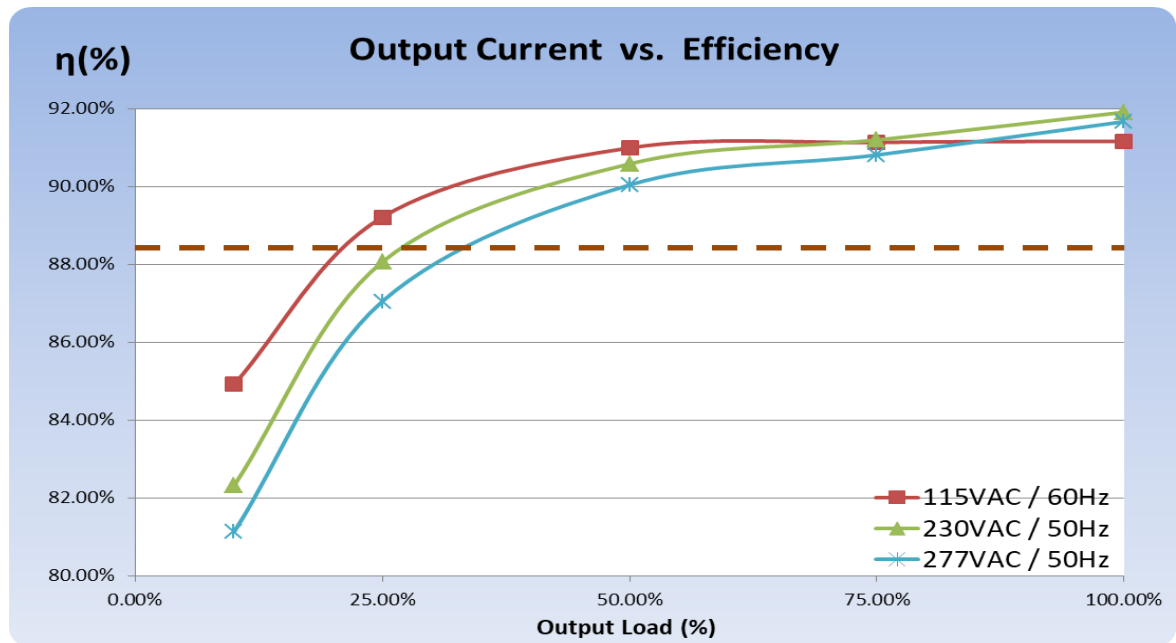


V_{IN}	I_o	0.1A	0.25A	0.5A	0.75A	1A
90V _{AC} /60Hz		0.841	0.991	0.995	0.998	0.992
115V _{AC} /60Hz		0.833	0.983	0.997	0.997	0.997
230V _{AC} /50Hz		0.695	0.896	0.967	0.984	0.991
264V _{AC} /50Hz		0.641	0.847	0.948	0.973	0.984
277V _{AC} /50Hz		0.621	0.828	0.939	0.968	0.981



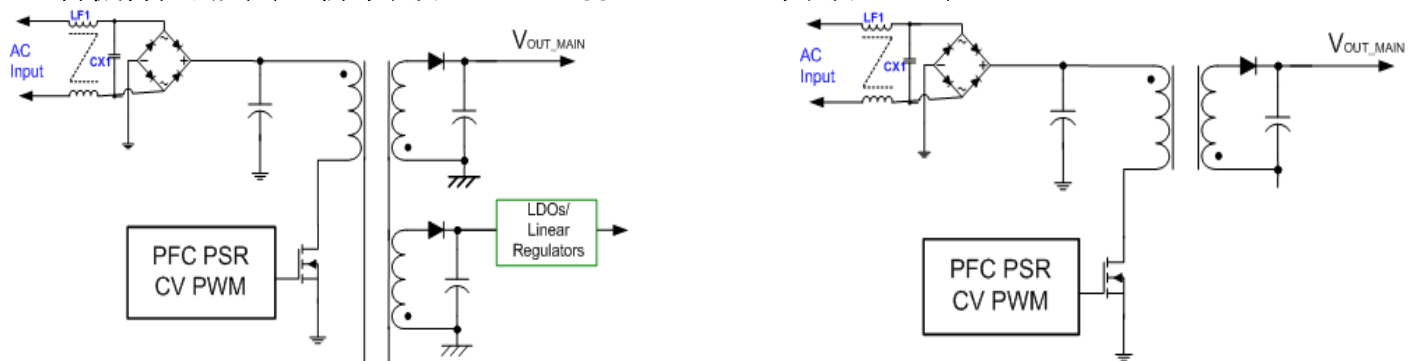
V_{IN}	I_o	0.1A	0.25A	0.5A	0.75A	1A
90V _{AC} /60Hz		4.60	5.24	5.04	2.93	3.17
115V _{AC} /60Hz		8.03	4.79	5.06	4.70	4.92
230V _{AC} /50Hz		29.24	11.93	6.11	4.56	3.83
264V _{AC} /50Hz		35.87	16.45	7.03	5.44	4.00
277V _{AC} /50Hz		38.46	18.41	7.98	6.15	3.97

4. 效率測試

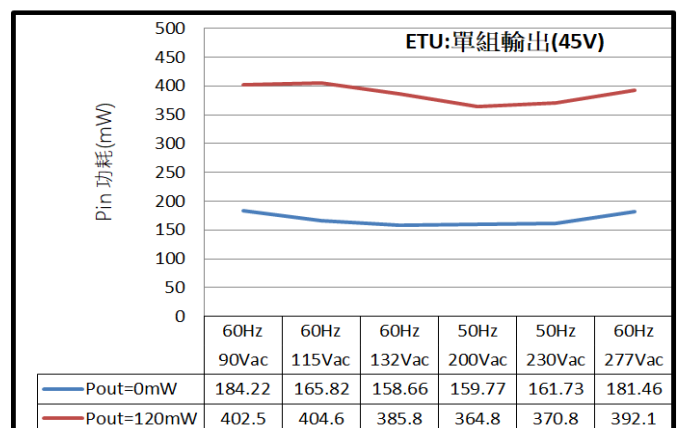
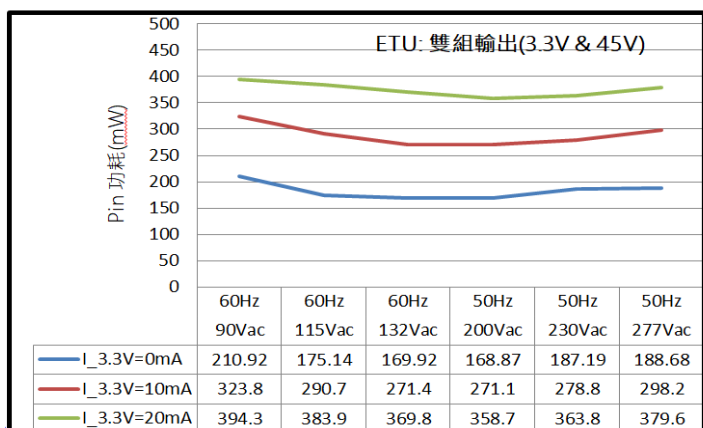


I_o V_{IN}	0.1A	0.25A	0.5A	0.75A	1.0A
90V _{AC} /60Hz	85.10%	89.13%	90.61%	90.36%	90.06%
115V _{AC} /60Hz	84.91%	89.21%	90.99%	91.13%	91.16%
230V _{AC} /50Hz	82.31%	88.06%	90.58%	91.19%	91.91%
264V _{AC} /50Hz	81.30%	87.38%	90.21%	90.91%	91.74%
277V _{AC} /50Hz	81.12%	87.05%	90.04%	90.81%	91.66%

5. 待機功耗測試 (空載時小於 0.2W, $P_{OUT}=120mW$ 時小於 0.5W)



圖二十二 輸出應用



結論

本文主要講解了通嘉新一代原邊回饋恒壓方案 LD7841，它採用 SOP-8 封裝，擁有快速啟動、高效率、高 PF、低 THD 等優點；採用膝點偵測技術讓輸出電壓更加準確，而 IC 本身擁有很多的保護功能，能夠讓系統在異常發生時及時提供保護。透過以上的介紹，讓電源設計者對 LD7841 使用時更加熟悉跟瞭解，如有更進一步的需求及想法，歡迎跟通嘉科技聯絡。



THANK YOU

