

AC-DC 多重模式控制器的應用

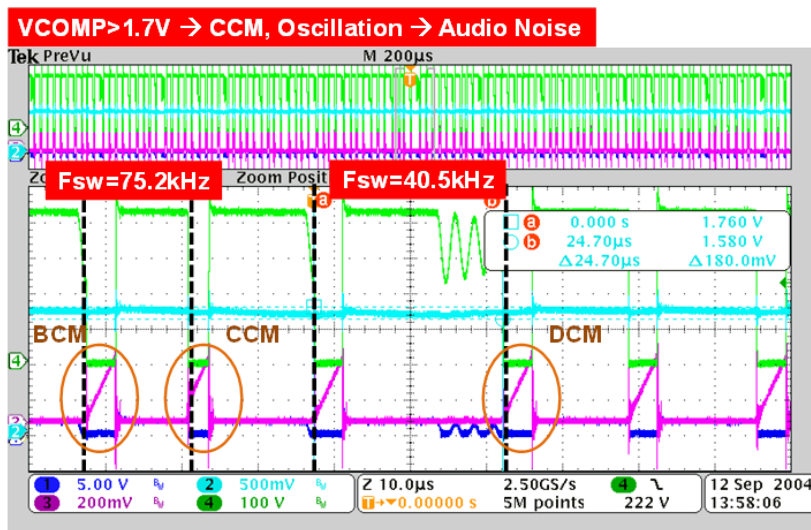
2020-APR

隨著社會的不斷進步與科學的不斷發展，我們賴以生存的地球環境惡化，世界各國都在採取積極有效的措施改善環境，減少污染。人們關心的「節能」不再只是個熱門口號，而是透過什麼樣的手段，才能在現實生活應用中得到真正的節約能源的效益，同時又能達到環保的目的。電源設計工程師總是在不斷追求減小設備體積，效率優化設計，以期最大限度地降低設備成本。其中，提高系統效率是作為開關電源電路設計中，最重要的一環。

開關電源中的反激式變換器 (Flyback converter)，最常用工作模式是不連續導通模式(DCM)與連續導通模式(CCM)。當初級開關管導通前，初級繞組還存在能量，不完全傳遞到次級，這種情況就叫連續導通模式。若初級繞組能量完全傳遞到次級，則為不連續導通模式。准諧振(QR)是 DCM 的一種，不同的地方是在於 QR 的工作頻率是隨著輸入電壓輸出功率的變化而變化的。市面上 AC-DC PWM 反激式控制器 LD5523 可應用於連續或非連續導通模式(CCM 和 DCM)，同時該晶片具有專利的線性預測時序控制技術的准諧振(QR)。其特點是在輸入低電壓及重載時可以進入連續導通模式(CCM)減少導通損失(Conduction Loss); 反之，于輸入高電壓和輕載時工作在准諧振不連續導通模式(DCM)減少切換損失(Switching Loss)。

如何透過電源管理 IC, 將上述 CCM & QR 多重模式控制模式一起結合呢?!

目前一般業界的技術以回饋輸入腳 (COMP) 電壓來決定何時進入連續模式(CCM)，此偵測方式最大缺點，一則是在於輸出輕載、重載互相切換；二則是回饋輸入腳 (COMP) 上的電壓紋波，都會使得回饋輸入腳 (COMP) 電壓遊走在臨界點，造成系統不穩定，一會工作在不連續導通模式(DCM)一會進連續導通模式(CCM)，此時工作頻率將會據列變化而產生振盪，引發的噪音(Acoustic Noise)及輸出電壓紋波(Ripple Voltage)問題，圖一所示。

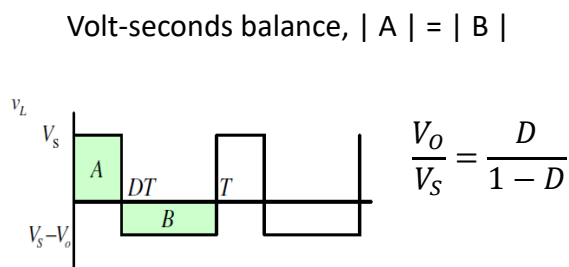


(Ch1-Gate, Ch2-Comp, Ch3-CS, Ch4-VDS)

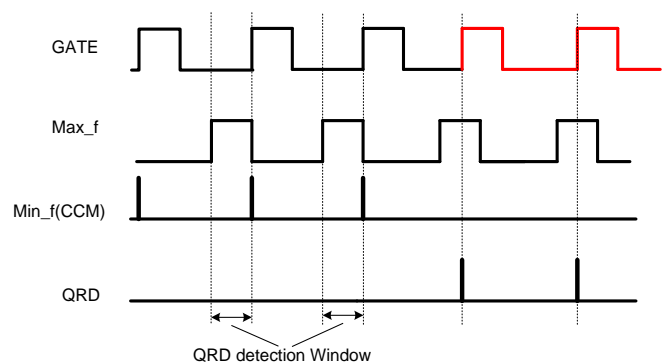
圖一：以 COMP 電壓偵測方式測試結果

而上述所顯示之缺點，LD5523 多重模式控制模式的專利技術，可改善其問題，細節說明如下：

LD5523 是以伏秒平衡(Volt-seconds balance)之原理(圖二所示)，在變壓器的儲能、放能為一定的比例原則下，當輸出的負載逐漸加重，則變壓器儲能時間將增加，放能時間也隨之增加，(圖三)在放能結束之後，IC 會偵測 QRD 區間之下用的波谷電壓，並將初級開關管再打開，若在此區間未偵測到下用的波谷電壓，也會在固定時間內再開啟開關管，此時則進入連續導通模式(CCM)。

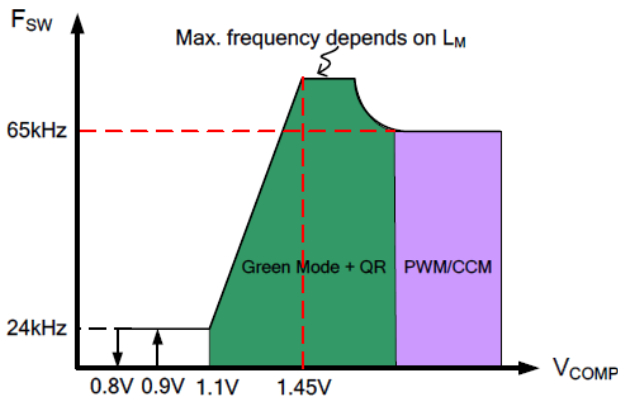


圖二：伏秒平衡公式

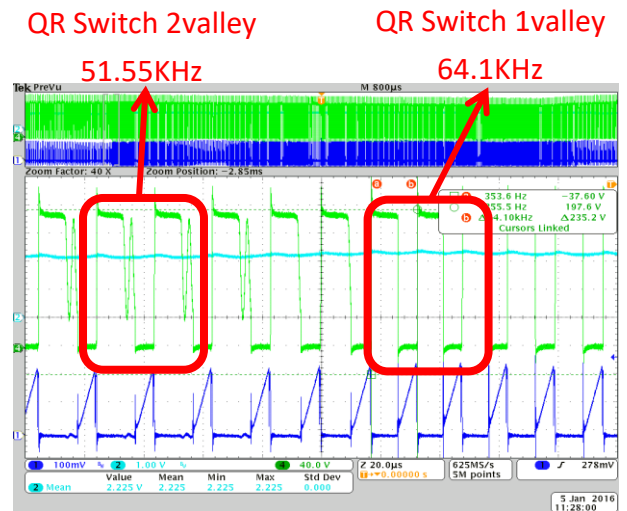


圖三：IC 工作頻率時序示意圖

透過此方式可以準確的進行波谷切換(Valleys Switching)，又能避免工作頻率振盪(圖五所示)，可有效解決噪音(Acoustic Noise)、輸出電壓紋波(Ripple Voltage)問題。



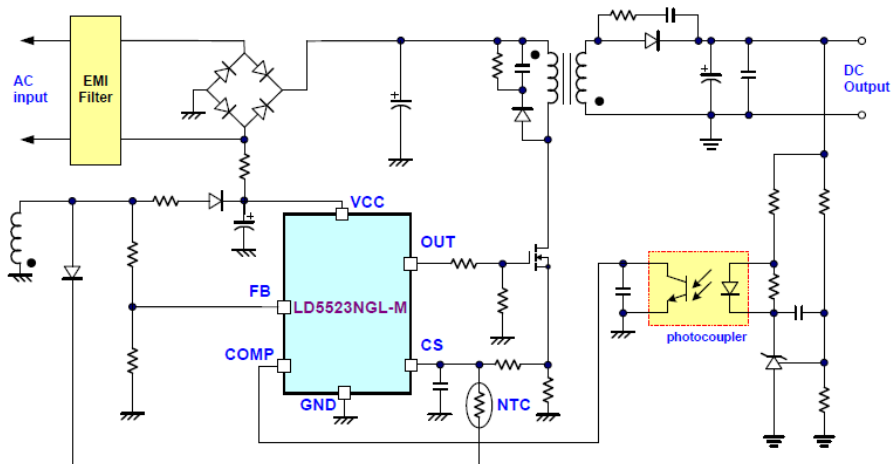
圖四：PWM 控制 IC 降頻曲線



(Ch1-CS, Ch2-Comp, Ch4-VDS)

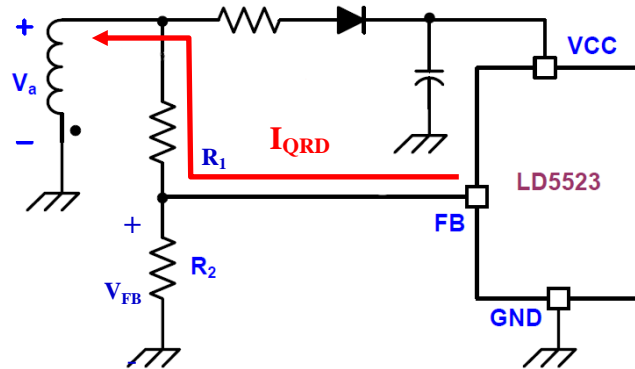
圖五：測試結果

這顆 PWM 控制 IC 為 SOT-26 封裝，雖是小型化封裝，其保護功能相當齊全，包含 UVP、OVP、輸入 Bulk OVP、BNI、BNO、OTP、OCP...等，筆者將以下列系統電路圖做成電路板進行測試及分析。



圖六：系統電路圖

FB Pin3：包含 QR 偵測、BNI、BNO、OVP、UVP 等功能。



圖七：FB 電路圖

1. QR 偵測：QRD Trip Level=20uA (I_{QRD})， V_{QRD} Trip Level=20uA \times R1

圖七當變壓器輔助繞組電壓 $V_a < V_{QRD}$ Trip Level 時初級開關管將開啟。

2. BNI/BNO (當開關電源無 BNI/BNO 功能時，開關電源可能會在較低輸入電壓就工作，此時占空比較大，輸入 Bulk 電容容量不足造成系統不穩定)

BNI : Brown In Trip Level=95uA (I_{BNI})

BNO : Brown Out Trip Level=85uA (I_{BNO})

$$V_{DC_BNI} = \frac{N_P}{N_A} \times I_{BNI} \times R1 \quad , \quad V_{DC_BNO} = \frac{N_P}{N_A} \times I_{BNO} \times R1$$

(N_P :變壓器初級繞組圈數、 N_A : 變壓器輔助繞組圈數)

實例驗證：Demo Board 36W, $V_{out}=12V$, $I_{out}=3A$

變壓器圈比 $N_P:N_A:N_S=60:6:6$ ， $R1=120K\Omega$ ， $R2=33.2K\Omega$

計算值 BNI=114Vdc=80.6Vac，實測值=82Vac

計算值 BNO=102Vdc=72Vac，實測值=78Vac

即輸入電壓在 $\geq 82Vac$ 時系統啟動，輸出正常工作。當系統正常工作時，如果輸入電壓 $\leq 78Vac$ 時系統關閉，有效地避免了系統進入較低電壓時工作風險。

3. Bulk OVP : Bulk Cap OVP Trip Level=380uA (I_{Bulk_OVP})

某些國家或偏遠山區電網電壓不穩定，當輸入電壓過高時，疊加在功率開關管上的應力電壓越高，加入 Bulk OVP 有效避免了開關管損壞。為了防止雷擊時誤觸此保護也加了延遲時間。

$$V_{DC_Bulk_OVP} = \frac{N_P}{N_A} \times I_{Bulk_OVP} \times R1$$

4. OVP : OVP Trip Voltage Level=3.5V (V_{FB_OVP})

FB_OVP 較為準確，不會因輕載、重載而有太大的誤差，因為偵測為變壓器輔組繞組(Va)的平臺電壓而它直接反應輸出電壓(Vo)。

$$V_{a_OVP} = (V_{O_OVP} + V_F) \times \frac{N_A}{N_S}, \quad R_2 = \frac{R_1 \times V_{FB_OVP}}{V_{a_OVP} - V_{FB_OVP}}$$

(V_{a_OVP} :輔助保護電壓點、 V_{O_OVP} :輸出保護電壓點、 N_S :變壓器次級繞組圈數、 V_F :次級二極體導通電壓)

實例驗證：45W, $V_{out}=20V$, $I_{out}=2.25A$

變壓器圈比 NP:NA:NS=57:7:8, $R1=136K\Omega$, $R2=27.4K\Omega$

計算值 OVP=23.15V，

Vin(V _{AC})	Voltage Limit Value(V)		Spec(V)
	No Load	Full Load	
90	23.7	23.1	<25V
115	23.7	23.1	
230	23.7	23.1	
264	23.7	23.3	

表一：OVP 實測值

CS Pin4：包含 OLP、OTP、SDSP、CS Short 等功能。

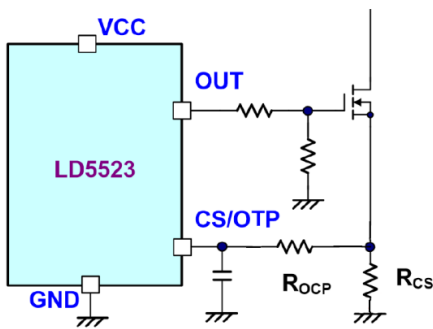
1. OLP : $V_{CS_LIMIT}=0.5V$

$$I_{PEAK(MAX)} = \frac{0.5V}{R_{CS}} \quad (I_{PEAK(MAX)}:初級開關管導通最大峰值電流)$$

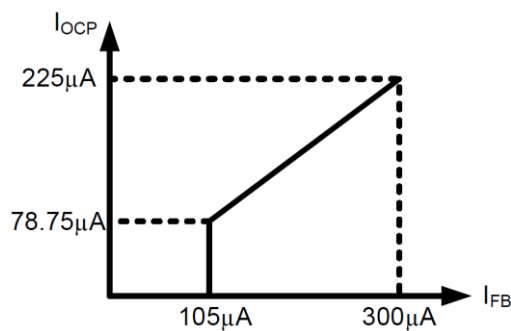
以下為電流補償功能，通過 FB 偵測在初級開關管開啟時間變壓器輔助繞組(Va)之電壓(圖七)，此區間電壓反應 Bulk cap 電位，進而得知此時輸入之電位高低，而給予不同的補償量(圖九)，使得高、低壓保護點能趨近一致。

$$I_{OCP} = K \times I_{FB} , \quad K = 0.75 , \quad V_{RCS} - V_{CS} = I_{OCP} \times R_{OCP}$$

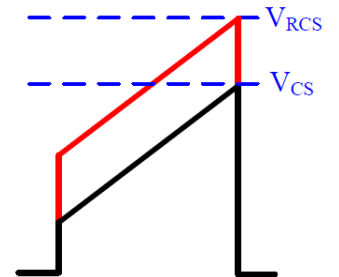
(I_{OCP} :補償電流、 K :補償參數、 I_{FB} :用來偵高低壓之電流、 V_{CS} : R_{CS} 之電壓、 V_{RCS} : R_{OCP} 之電壓)



圖八：CS 電路圖



圖九：OCP 補償電路圖



圖十：OCP 補償示意圖

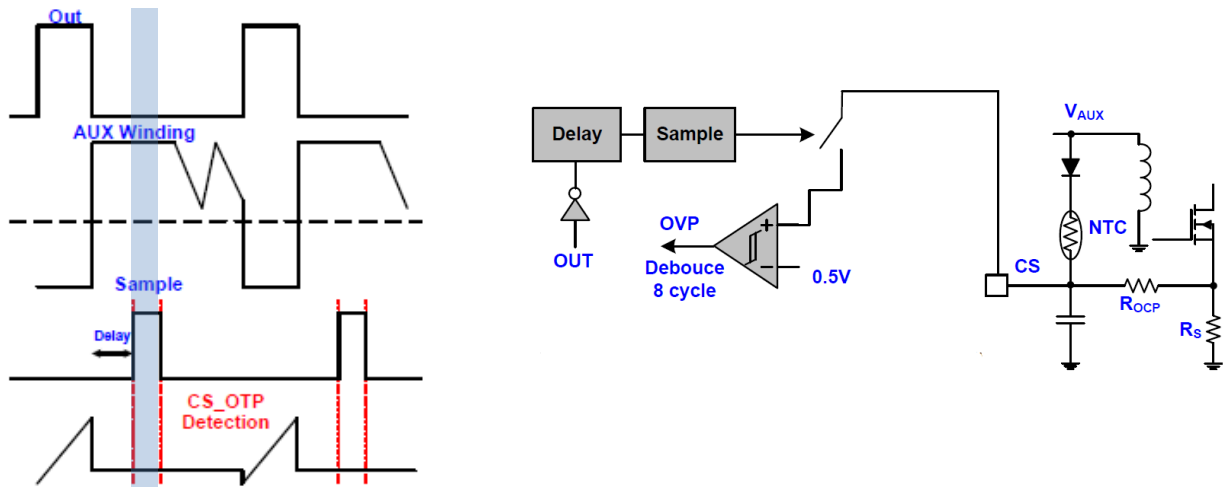
實例驗證：45W, $V_{out}=20V$, $I_{out}=2.25A$

V_{in} (V_{AC})	Current Limit Value (A)	Spec (A)
90	2.72	<3.03A
115	2.85	
230	2.81	
264	2.74	

表二：OCP 實測值

2. OTP: $V_{CS_LIMIT}=0.5V$ ，此保護透過 CS Pin 偵測初級開關管關閉時變壓器輔助繞組(Va)的電位在 NTC、 R_{OCP} 之分壓，不與 OLP 衝突。

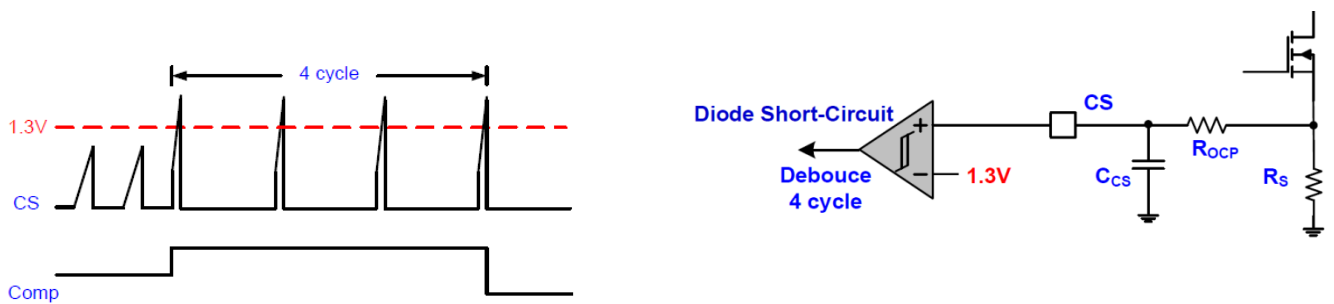
$$(V_a - V_F) \times \frac{R_{OCP}}{R_{OCP} + NTC} < 0.5V \quad (V_a: \text{變壓器輔組繞組電壓、} V_F: \text{輔助二極體導通電壓})$$



圖十一：FB OVP 時序及邏輯閘

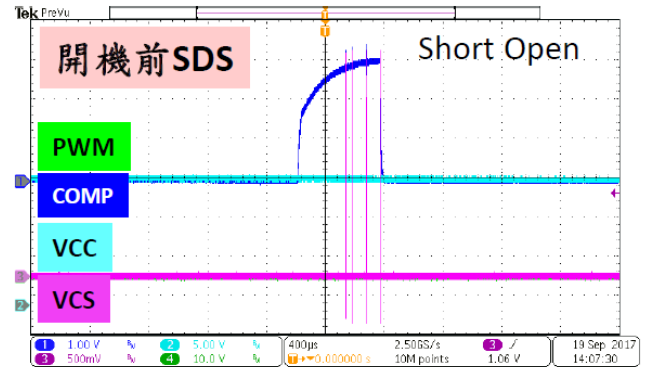
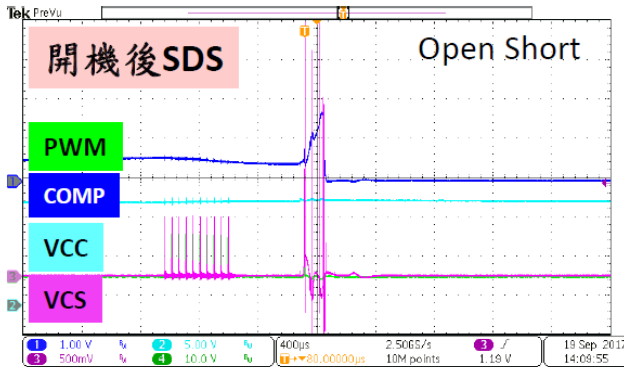
3. SDSP(Second Diode Short Protection 次級二極體短路保護) : $V_{CS} > 1.3V$

當次級二極體短路時，VCS Peak 將快速上升，在前沿消隱(LEB)時間之後大於 1.3V / 4 次，即觸發此保護。



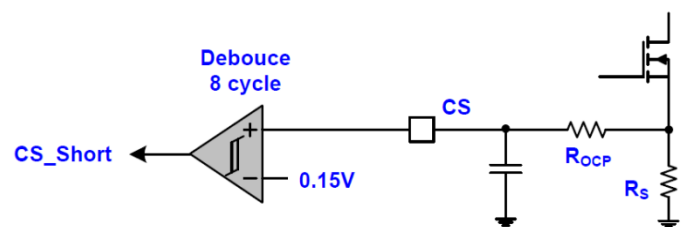
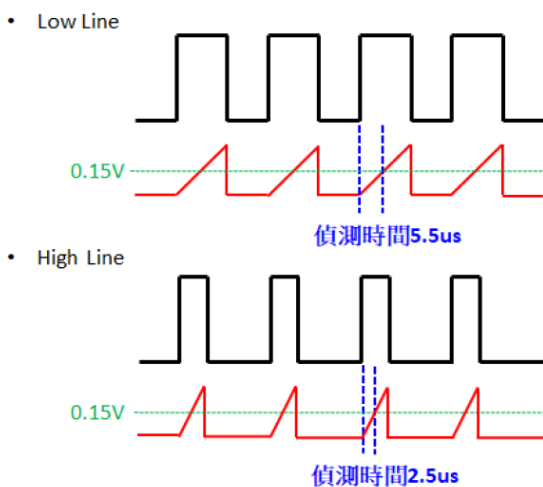
圖十二：SDSP 時序及邏輯閘

實例驗證：



4. CS Short : $V_{CS} < 0.15V$

在 RCS 短路時由於電阻值變為 0Ω ，VCS 上升的斜率不變，但上升幅度將變小，透過此原理在特定的時間內若 VCS 未大於 $0.15V$ ，將即觸發此保護，此項為 LPS (Limited Power Source)需求。



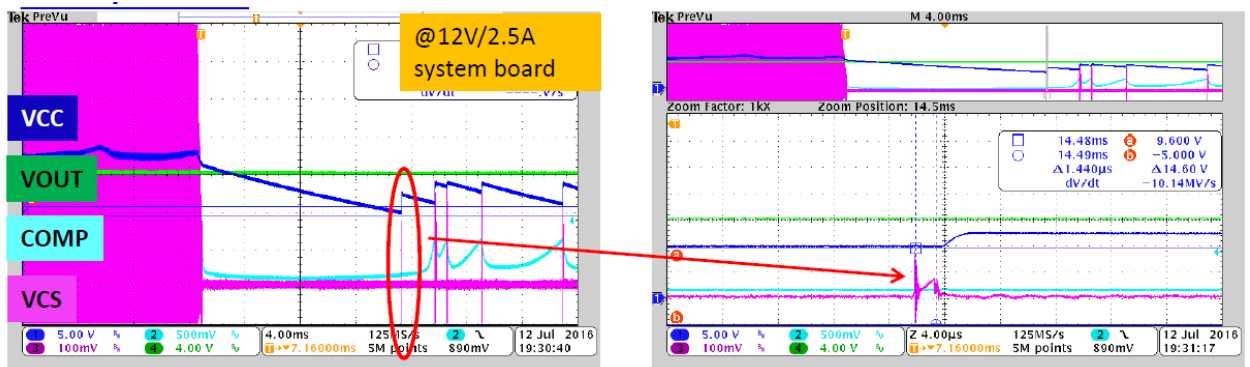
圖十三：CS short 時序及邏輯閘

VCC Pin5 : 包含 Holding Mode、OSCP、OVP 等功能。

1. Holding Mode : VCC UVLO OFF+2.1V

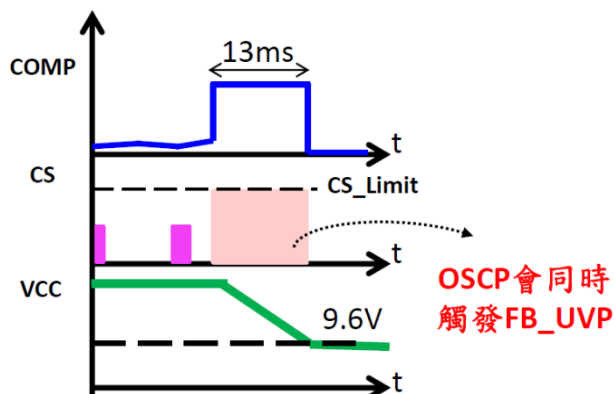
在輸出由滿載切換至空載時，輸出電壓過沖(Overshoot)，此時 IC 回饋輸入 COMP 電壓下降且小於節能模式(Burst Mode)之電位，此時 IC 輸出暫停且 Vcc 電壓下降，為了防止 Vcc 電低於 UVLO OFF 導致關機，在 Vcc=UVLO OFF +2.1V 時強行打一次脈波以穩住 Vcc 電壓。

實例驗證：



2. OSCP(Output Short Circuit Protection 輸出短路保護) : V_{CC}<9.6V & 回饋輸入電壓 COMP >2.8V/13mS

在輸出端短路時，Vcc 電壓隨之下降，IC 回饋輸入 COMP 電壓上升，當電壓上升至 2.8V 且維持 13mS，此保護即被觸發。



圖十三：OSCP 時序圖

3. OVP : Vcc OVP Level > 28V

自從有 FB OVP 之後，此保護已鮮少使用，原因為保護不夠準確，在輕、重載時有很大差異，故此保護僅能作為 IC 的最後一道防線。

結論

此篇文章探討如何克服一般業界在多重模式下工作的技術瓶頸，解決噪音(Acoustic Noise)及輸出電壓紋波(Ripple Voltage)之問題，同時在系統安全方面擁有完整的保護功能，能夠在異常發生時即時的保護系統。透過以上的測試與說明，提供電源設計者一些經驗分享，彼此互相交流。如需進一步的討論，歡迎提出來與筆者一起討論。